



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 3月30日

出 願 番 号

Application Number:

特願2001-102719

出 願 人

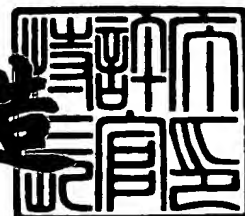
Applicant(s):

日本電気株式会社

2001年 5月11日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3039057

【書類名】 特許願

【整理番号】 42010308

【提出日】 平成13年 3月30日

【あて先】 特許庁長官

【国際特許分類】 H04N 01/04

【発明者】

 【住所又は居所】 日本電気株式会社内

 【氏名】 中原 浩司

【発明者】

 【住所又は居所】 日本電気株式会社内

 【氏名】 山本 哲一郎

【特許出願人】

 【識別番号】 000004237

 【氏名又は名称】 日本電気株式会社

【代理人】

 【識別番号】 100099830

 【弁理士】

 【氏名又は名称】 西村 征生

 【電話番号】 048-825-8201

【先の出願に基づく優先権主張】

 【出願番号】 特願2000-124066

 【出願日】 平成12年 4月25日

【手数料の表示】

 【予納台帳番号】 038106

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

特 2 0 0 1 - 1 0 2 7 1 9

【包括委任状番号】 9407736

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像読取方法及びその装置

【特許請求の範囲】

【請求項 1】 被読み取り面上の読み取りラインを副走査方向に読み取って読み取った前記読み取りラインの画信号を出力する画像読取方法であって、

同時に読み取られる読み取りライン本数 M (M は2以上の自然数)と、同時に読み取られる前記読み取りライン間の読み取りライン本数 N (N は2以上の自然数)と、前記同時読み取りの終了毎に読み取られた前記読み取りラインから副走査方向に進める読み取りライン本数 L (N は自然数)とを、前記被読み取り面上の最初の前記読み取りラインから最後の前記読み取りラインへの順次の前記同時読み取りを1回行うときに生ずる前記読み取りラインの読み取り抜け本数を許容し得る数までとしつつ、前記被読み取り面上の前記読み取りラインを読み取り得る値に選定し、

前記同時読み取りの終了時に、前記 L 本の読み取りラインだけ副走査方向に進めて次の前記同時読み取りを行う動作を順次繰り返して前記被読み取り面上の前記読み取りラインを読み取り、

読み取った前記読み取りラインの画信号を出力することを特徴とする画像読取方法。

【請求項 2】 前記1回の読み取りで生ずる前記読み取りラインの読み取り抜け本数がない値に、前記 M 、前記 N 及び前記 L を選定したことを特徴とする請求項1記載の画像読取方法。

【請求項 3】 前記被読み取り面上の最初の前記読み取りラインは、前記被読み取り面上の正規に読み取られるべき最初の前記読み取りラインから前記 M 、前記 N 及び前記 L の値に応じて決まる所定本数の読み取りラインだけ副走査方向へ遡った読み取りラインであり、最後の前記読み取りラインは、前記被読み取り面上の正規に読み取られるべき最後の前記読み取りラインから前記 M 、前記 N 及び前記 L の値に応じて決まる所定本数の読み取りラインだけ副走査方向へ進んだ読み取りラインであり、出力される前記読み取りラインの画信号は、正規に読み取られるべき最初の前記読み取りラインから正規に読み取られるべき最後の前記

読み取りラインまでの各読み取りラインの画信号であることを特徴とする請求項 2 記載の画像読取方法。

【請求項 4】 原稿上の読み取りラインを副走査方向に読み取って読み取った前記読み取りラインの画信号を出力する画像読取装置であって、

前記副走査方向において異なった前記原稿上の前記読み取りラインであり、かつ、各読み取りラインの間隔が副走査方向に N 本 (N は 2 以上の自然数) の読み取りライン隔てられている M 本 (M は 2 以上の自然数) の読み取りラインを同時に読み取ることができる受光素子を有する読み取りデバイスと、

前記同時読み取りの終了毎に、前記原稿と前記読み取りデバイスとを読み取られた前記読み取りラインから副走査方向へ L 本 (L は自然数) の読み取りラインだけ相対的に移動させる移動手段と、

前記読み取りデバイスで読み取った前記読み取りラインの画信号を前記副走査方向の読み取りライン順に出力する画信号出力手段とを有し、

前記 M 、前記 N 及び前記 L は、前記原稿上の最初の前記読み取りラインから最後の前記読み取りラインへの順次の前記同時読み取りを 1 回行うことで、前記原稿上の前記読み取りラインの読み取り抜けなく前記原稿上の前記読み取りラインを読み取り得る値に選定したことを特徴とする画像読取装置。

【請求項 5】 前記 M 、前記 N 及び前記 L は、 $M \geq 2$ で、 $N \geq 1 + M$ で、 $L = N - 1$ であるように前記 M 、前記 N 及び前記 L を選定したことを特徴とする請求項 4 記載の画像読取装置。

【請求項 6】 前記 N は、 $N = 1 + M$ に選定したことを特徴とする請求項 5 記載の画像読取装置。

【請求項 7】 前記 M 、前記 N 及び前記 L は、 $M \geq 2$ で、 $L = M$ で、 L と N との最大公約数が 1 であるように前記 M 、前記 N 及び前記 L を選定したことを特徴とする請求項 4 記載の画像読取装置。

【請求項 8】 前記 M 、前記 N 及び前記 L は、 $M \geq 2$ で、 $1 < L \leq M$ で、 L と N との最大公約数が 1 であるように前記 M 、前記 N 及び前記 L を選定したことを特徴とする請求項 4 記載の画像読取装置。

【請求項 9】 前記 M 及び前記 L は、 $M = L$ であるように前記 M 及び前記 L

を選定したことを特徴とする請求項 8 記載の画像読取装置。

【請求項 1 0】 前記 M 及び前記 L は、 $1 < 1 + L < 1 + M$ であるように前記 M 及び前記 L を選定したことを特徴とする請求項 8 記載の画像読取装置。

【請求項 1 1】 前記画信号出力手段は、前記読み取りデバイスから出力された M 本の前記読み取りラインの画信号をアナログ／デジタル変換するアナログ／デジタル変換回路と、該アナログ／デジタル変換回路で変換された画素データを格納する記憶手段と、該記憶手段に格納された前記画素データを副走査方向の読み取りライン順で読み出す読み出し制御回路とを有することを特徴とする請求項 4 乃至 1 0 のいずれか一に記載の画像読取装置。

【請求項 1 2】 前記読み取りデバイスは、前記原稿の正規に読み取られるべき最初の前記読み取りラインより前記 M、前記 N 及び前記 L の値に応じて決まる所定本数の読み取りラインだけ副走査方向へ遡った読み取りラインから前記読み取りラインの読み取りを行い、正規に読み取られるべき最後の前記読み取りラインより M、N 及び L の値に応じて決まる所定本数の読み取りラインだけ副走査方向へ進んだ読み取りラインまで前記読み取りラインの読み取りを行い、前記記憶手段は、A/D 変換で変換された前記画素データであって前記原稿の正規に読み取られるべき前記読み取りラインについて前記アナログ／デジタル変換回路から出力された前記画素データのみを記憶することを特徴とする請求項 1 1 記載の画像読取装置。

【請求項 1 3】 前記読み取りデバイスは、カラー読み取りデバイスとし、前記前記画信号出力手段の前記アナログ／デジタル変換回路と前記記憶手段との間に濃度補正用の画像処理回路を設けたことを特徴とする請求項 1 1 又は 1 2 記載の画像読取装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は画像読取方法及びその装置に関し、特に複数本の読み取りラインを同時に読み取る CCD (Charge Coupled Device) を使用した画像読取方法及びその装置に関する。

【0002】

【従来の技術】

従来、画像読取装置（スキャナ）は、1本の読み取りラインの画素数のモノクロCCDを1列に配列した受光素子列で原稿を読み取るようにしているので、画像読取装置によって原稿全体を読み取るのには、図17に示すように、受光素子列で副走査方向に1本の読取ラインずつ読み取って行かなければならない。なお、図17中のAは、読み取られる読み取りラインを示し、A1、A2、…は、それぞれの読み取りラインから読み取られた読み取り画信号を示している。

その読み取り速度を高速化するには、1本の読み取りラインの走査時間（以下、読み取り時間ともいう）を短縮する、すなわち、1本の読み取りラインを読むときのCCD内の受光部の蓄積時間を短縮することが一般的であった。

【0003】

蓄積時間を短縮すると、蓄積光量が減少し、ノイズ等の影響が大きく出るようになる。

蓄積光量を減少させずに蓄積時間を短縮させるには、光源の光量を読み取り速度に応じて上げるか、CCDの感度を上げるかのいずれかの方法に依存していた。

【0004】

【発明が解決しようとする課題】

前述した2つの方法のうち、光源の光量を読み取り速度に応じて上げた場合には、光量上げるための消費電力の増加および発熱の問題があり、経済的でなく、しかも光源の発熱に対する対策が必要であった。

また、CCDの感度を上げる方法では、CCDの高感度化が容易でなく、高価なCCDを使用せざるを得なかった。

【0005】

また、読み取り速度の高速化に伴って、その他の回路部分でのデータ処理を高速化することが必要になり、したがって、上記回路部分も高速な回路素子を使用しなければならなくなり、その回路部分のコストも上昇してしまうという不具合もあった。

【 0 0 0 6 】

本発明は、上述の事情に鑑みてなされたもので、画像読み取りの高速化を経済的かつ効率的に実現できる画像読取方法及びその装置を提供することをその目的とする。

【 0 0 0 7 】

【課題を解決するための手段】

上記課題を解決するために、請求項 1 記載の発明は、被読み取り面上の読み取りラインを副走査方向に読み取って読み取った上記読み取りラインの画信号を出力する画像読取方法に係り、同時に読み取られる読み取りライン本数 M (M は 2 以上の自然数) と、同時に読み取られる上記読み取りライン間の読み取りライン本数 N (N は 2 以上の自然数) と、上記同時読み取りの終了毎に読み取られた読み取りラインから副走査方向に進める読み取りライン本数 L (N は自然数) とを、上記被読み取り面上の最初の読み取りラインから最後の読み取りラインへの順次の上記同時読み取りを 1 回行うときに生ずる読み取りラインの読み取り抜け本数を許容し得る数までとしつつ、上記被読み取り面上の読み取りラインを読み取り得る値に選定し、同時読み取りの終了時に、上記 L 本の読み取りラインだけ副走査方向に進めて次回の上記同時読み取りを行う動作を順次繰り返して上記被読み取り面上の読み取りラインを読み取り、読み取った上記読み取りラインの画信号を出力することを特徴としている。

【 0 0 0 8 】

請求項 2 記載の発明は、請求項 1 記載の画像読取方法に係り、上記 1 回の読み取りで生ずる読み取りラインの読み取り抜け本数がない値に、上記 M 、上記 N 及び上記 L を選定したことを特徴としている。

【 0 0 0 9 】

請求項 3 記載の発明は、請求項 2 記載の画像読取方法に係り、上記被読み取り面上の最初の読み取りラインは、上記被読み取り面上の正規に読み取られるべき最初の読み取りラインから上記 M 、上記 N 及び上記 L の値に応じて決まる所定本数の読み取りラインだけ副走査方向へ遡った読み取りラインであり、上記最後の読み取りラインは、上記被読み取り面上の正規に読み取られるべき最後の読み取

りラインから上記M、上記N及び上記Lの値に応じて決まる所定本数の読み取りラインだけ副走査方向へ進んだ読み取りラインであり、出力される上記読み取りラインの画信号は、上記正規に読み取られるべき最初の読み取りラインから上記正規に読み取られるべき最後の読み取りラインまでの各読み取りラインの画信号であることを特徴としている。

【 0 0 1 0 】

請求項4記載の発明は、原稿上の読み取りラインを副走査方向に読み取って読み取った上記読み取りラインの画信号を出力する画像読取装置に係り、上記副走査方向において異なった原稿上の上記読み取りラインであり、かつ、各読み取りラインの間隔が副走査方向にN本（Nは2以上の自然数）の読み取りライン隔てられているM本（Mは2以上の自然数）の読み取りラインを同時に読み取ることができる受光素子を有する読み取りデバイスと、上記同時読み取りの終了毎に、上記原稿と上記読み取りデバイスとを読み取られた読み取りラインから副走査方向へL本（Lは自然数）の読み取りラインだけ相対的に移動させる移動手段と、上記読み取りデバイスで読み取った上記読み取りラインの画信号を上記副走査方向の読み取りライン順に出力する画信号出力手段とを有し、上記M、上記N及び上記Lは、上記原稿上の最初の読み取りラインから最後の読み取りラインへの順次の上記同時読み取りを1回行うことで、上記原稿上の読み取りラインの読み取り抜けなく上記原稿上の読み取りラインを読み取り得る値に選定したことを特徴としている。

【 0 0 1 1 】

請求項5記載の発明は、請求項4記載の画像読取装置に係り、上記M、上記N及び上記Lは、 $M \geq 2$ で、 $N \geq 1 + M$ で、 $L = N - 1$ であるように上記M、上記N及び上記Lを選定したことを特徴としている。

【 0 0 1 2 】

請求項6記載の発明は、請求項5記載の画像読取装置に係り、上記Nは、 $N = 1 + M$ に選定したことを特徴としている。

【 0 0 1 3 】

請求項7記載の発明は、請求項4記載の画像読取装置に係り、上記M、上記N

及び上記Lは、 $M \geq 2$ で、 $L = M$ で、LとNとの最大公約数が1であるように上記M、上記N及び上記Lを選定したことを特徴としている。

【 0 0 1 4 】

請求項8記載の発明は、請求項4記載の画像読取装置に係り、上記M、上記N及び上記Lは、 $M \geq 2$ で、 $1 < L \leq M$ で、LとNとの最大公約数が1であるように上記M、上記N及び上記Lを選定したことを特徴としている。

【 0 0 1 5 】

請求項9記載の発明は、請求項8記載の画像読取装置に係り、上記M及び上記Lは、 $M = L$ であるように上記M及び上記Lを選定したことを特徴としている。

【 0 0 1 6 】

請求項10記載の発明は、請求項8記載の画像読取装置に係り、上記M及び上記Lは、 $1 < 1 + L < 1 + M$ であるように上記M及び上記Lを選定したことを特徴としている。

【 0 0 1 7 】

請求項11記載の発明は、請求項4乃至10のいずれか一に記載の画像読取装置に係り、上記画信号出力手段は、上記読み取りデバイスから出力されたM本の読み取りラインの画信号をアナログ／デジタル変換するアナログ／デジタル変換回路と、該アナログ／デジタル変換回路で変換された画素データを格納する記憶手段と、該記憶手段に格納された画素データを副走査方向の読み取りライン順で読み出す読み出し制御回路とを有することを特徴としている。

【 0 0 1 8 】

請求項12記載の発明は、請求項11記載の画像読取装置に係り、上記読み取りデバイスは、上記原稿の正規に読み取られるべき最初の読み取りラインから上記M、上記N及び上記Lの値に応じて決まる所定本数の読み取りラインだけ副走査方向へ遡った読み取りラインから読み取りラインの読み取りを行い、正規に読み取られるべき最後の読み取りラインからM、N及びLの値に応じて決まる所定本数の読み取りラインだけ副走査方向へ進んだ読み取りラインまで読み取りラインの読み取りを行い、上記記憶手段は、上記A／D変換で変換された画素データであって上記原稿の正規に読み取られるべき読み取りラインについて上記アナロ

グ／デジタル変換回路から出力された画素データのみを記憶することを特徴としている。

【 0 0 1 9 】

請求項 1 3 記載の発明は、請求項 1 1 又は 1 2 記載の画像読取装置に係り、上記読み取りデバイスは、カラー読み取りデバイスとし、上記上記画信号出力手段の上記アナログ／デジタル変換回路と上記記憶手段との間に濃度補正用の画像処理回路を設けたことを特徴としている。

【 0 0 2 0 】

【発明の実施の形態】

以下、図面を参照して、この発明の実施の形態について説明する。説明は、実施例を用いて具体的に説明する。

◇第 1 実施例

図 1 は、この発明の第 1 実施例である画像読取装置の電氣的構成を示す図、図 2 は、同画像読取装置で同時に読み取られる読み取りラインの幾何学的配置及びその寸法を示す斜視図、図 3 は、CCD のライン状受光素子列と読み取りラインとの関係を示す図、図 4 は、同画像読取装置の原稿読み取りタイミングを示すタイミングチャート、図 5 は、同画像読取装置の原稿送りタイミングを示すタイミングチャート、図 6 は、同画像読取装置により原稿を正しく読み取り得る場合を説明するための図、また、図 7 は、同画像読取装置で選定し得るライン状受光素子列数と読み取りライン間隔の使用の可否を示す図である。

【 0 0 2 1 】

この実施例の画像読取装置 1 0 0 は、複数本のライン状受光素子列に対して原稿を一定速度で移動しながら複数本のライン状受光素子列により複数本の読取ラインを同時に読み取って画像読み取りの高速化を経済的かつ効率的に達成する装置に係り、それぞれ 1 本の読み取りラインを読み取る同等な特性を有する M 本のライン状受光素子列 $2-i$ (i は 1、2、…、M のうちのいずれかである) を有する CCD 1 と、M 本のライン状受光素子列 $2-i$ の出力別に接続されたアナログ／デジタル変換回路 (以下、A/D 変換回路という) (図 1 では A/D で表す) $3-i$ と、A/D 変換回路 $3-i$ の出力別に接続されたメモリ 6 のメモリ領

域 $6-i$ と、読取制御回路 9 と、モータドライバ 10 と、モータ 11 と、メモリ制御回路 12 とから概略構成されている。

【0022】

CCD 1 のライン状受光素子列 $2-i$ は、読取制御回路 9 からのクロックパルスおよびトリガ信号に基づいて、対応する読み取りラインから読み取られた読み取り画信号 $20-i$ を出力する。

クロックパルス（図 4 の CK）は、主走査方向の画素タイミング毎に発生されるクロック、すなわち、画信号の画素クロックである。トリガ信号（図 4 の TG）は、CCD 1 の蓄積及び読み取りの出力制御タイミング信号で、1 本の読み取りラインの読み取り終了毎に発生する。

【0023】

そのライン状受光素子列 $2-i$ の各々は、N 本の読み取りライン（N は 2 以上の整数）ずつ離れて平行に配置され、各ライン状受光素子列が読み取る読み取りライン状受光素子列 $2-i$ と隣り合うライン状受光素子列 $2-(i-1)$ 、 $2-(i+1)$ との間隔、すなわち、ライン状受光素子列 $2-i$ によって読み取られる読み取りラインの隣の読み取りラインからライン状受光素子列 $2-(i-1)$ 、 $2-(i+1)$ によって読み取られる読み取りラインまでの間隔（上記読み取りライン間の読み取りライン本数）をライン状受光素子列間隔という。

そして、CCD のライン状受光素子列の本数 M と、ライン状受光素子列間隔（ライン間隔）N と、読み取りラインの移動速度（1 読み取り時間に移動する距離）L との間に、 $M \geq 2$ 、 $N \geq 1+M$ 、 $L = N-1$ なる関係を設定してこの実施例は構成される。これら 3 つの式を以下式（1）と呼ぶ。

この関係のうち最も望ましいのは、 $N = M+1$ である。

【0024】

前述した式（1）の $N \geq M+1$ なる条件を満たさなければならない理由を説明する。

CCD 1 のライン状受光素子列間隔である N の値が $(M+1)$ よりも小さい場合、例えば、上述した $N = M$ の場合、ライン状受光素子列 $2-i$ で重複して読み取りが行われる読み取りラインが複数発生する。

この重複読み取りを避けるための条件が式(1)の条件 $N \geq M + 1$ である。なお、 $N = M + 1$ であることが最も望ましいが、 $N > M + 1$ であってもよい。ただし、この場合には、原稿の読み取りの最初と最後の部分で読み取られない読み取りライン、すなわち、読み取り抜けの読み取りラインの数が増える。

【 0 0 2 5 】

なお、CCD1に形成されるべきライン状受光素子列数を3とする場合には、従来使用されているカラー画像読取用CCDのRGBのカラーフィルタを除去したものの構造とほぼ同一構造で形成できる。従来のカラー画像読取用CCDは、RGB別の3本のライン状受光素子列が形成され、さらに、RGB別のカラーフィルタを3本のライン状受光素子列に形成したものである。

従来のカラー画像読取用CCDの製造工程の中でCCD1を製造する場合には、その製造工程の中のカラーフィルタの皮膜工程を省き、3本のライン状受光素子列を、例えば、4本の読み取りラインずつ離れて形成されるように設定してCCD1を製造する。

【 0 0 2 6 】

A/D変換回路3-iは、それぞれライン状受光素子列2-iから出力される読み取り画信号20-iをA/D変換する。

メモリ6は、メモリ領域6-iを有する。メモリ領域6-iは、後述するメモリ制御回路12の制御の下に、A/D変換回路3-iでA/D変換された1本の読み取りラインの画素データをそれぞれ順次蓄積し、原稿の副走査方向の読み取りライン順に1本の読み取りラインの画素データを出力する。

メモリ領域6-iは、それぞれ原稿の1/M頁分の画素データを記憶できる容量を有し、メモリ領域6-i全体で最大1頁分の画素データを記憶する。

【 0 0 2 7 】

読取制御回路9は、トリガ信号TGの発生に基づいてCCD1による1回の読み取り終了毎にモータ11にモータ制御パルスMPを供給する。

このモータ制御パルスMPには、原稿から正規に読み取られるべき読み取りライン（以下、正規読み取りラインという）のうちの最初の正規読み取りラインよりM、N及びLの値に応じて決まる所定数の読み取りラインだけ副走査方向へ廻

った読み取りラインから各読み取りラインの読み取り終了毎にモータ 1 1 に供給されるモータ制御パルスMPと、正規読み取りラインから最後の正規読み取りラインまで、各正規読み取りラインの読み取り終了毎にモータ 1 1 に供給されるモータ制御パルスMPと、最後の正規読み取りラインからM、N及びLの値に応じて決まる所定数の読み取りラインだけ副走査方向へ進んだ読み取りラインまでの各読み取りラインの読み取り終了毎にモータ 1 1 に供給されるモータ制御パルスMPとがある。

これらのモータ制御パルスMPは、いずれも、原稿を(N-1)本の読み取りラインだけ進ませるのに用いられる制御パルスである。

【 0 0 2 8 】

モータドライバ 1 0 は、モータ制御パルスMPを受けてモータ 1 1 にドライブ信号を供給する。

モータ 1 1 は、原稿をCCD 1 の読み取り面に沿って搬送されて行くように、モータドライバ 1 0 から供給されるドライブ信号によって図示しない原稿搬送機構を動作させて原稿を読み取った読み取りラインから(N-1)本の読み取りラインだけ進ませる。

【 0 0 2 9 】

メモリ制御回路 1 2 は、メモリ領域 6 - i への画素データの蓄積及びその読み出しを行うのに、次に述べる各信号をメモリ領域 6 - i に順次供給する。

すなわち、原稿の最初の正規読み取りラインの読み取り前に読み取られる各読み取りラインが読み取られるときには、それら読み取りラインの画素データのメモリ領域 6 - i への書き込みを停止させる書き込み停止信号をメモリ領域 6 - i に対して順次供給する。

最初の正規読み取りラインから最後の正規読み取りラインまでの各読み取りが行われるときには、メモリ制御回路 1 2 は、順次読み取られる正規読み取りラインの画素データに対応するメモリ領域に順次蓄積させるメモリ選択信号とアドレス信号とをメモリ領域 6 - i に対して順次供給する。

【 0 0 3 0 】

そして、原稿の最後の読み取りラインの読み取り後に読み取られる各読み取り

ラインが読み取られるときには、それら読み取りラインの画素データのメモリ領域 $6-i$ への書き込みを停止させる書き込み停止信号をメモリ領域 $6-i$ に対して順次供給する。

上述した各正規読み取りラインの読み取り終了、すなわち、メモリ領域 $6-i$ への画素データの蓄積が完了した後に、読み取りを開始した読み取りライン側から順に読み出すためのメモリ選択信号とアドレス信号とをメモリ領域 $6-i$ に対して順次供給する。

【 0 0 3 1 】

次に、図 1 ～ 図 7 を参照して、この実施例の動作について説明する。

動作の説明を簡潔にする都合上、ライン状受光素子列の本数 M を 3 とし、 N を 4 とし、 L を 3 とする場合について実施例の動作を説明する。その場合に、3 本のライン状受光素子列は、それぞれ $2-1$ 、 $2-2$ 、 $2-3$ で参照され、ライン状受光素子列 $2-1$ 、 $2-2$ 、 $2-3$ から各別に出力される読み取り画信号は、それぞれ $20-1$ 、 $20-2$ 、 $20-3$ で参照され、3 つの A/D 変換回路は、それぞれ $3-1$ 、 $3-2$ 、 $3-3$ で参照され、3 つのメモリ領域は、それぞれ $6-1$ 、 $6-2$ 、 $6-3$ で参照される。この場合の各ライン状受光素子列間は 3 本の読み取りライン空いている。

メモリ領域 $6-1$ 、 $6-2$ 、 $6-3$ の蓄積容量は、それぞれ原稿の $1/3$ 頁分の正規読み取りラインの画素データを蓄積し得る容量である。したがって、メモリ領域 $6-1$ 、 $6-2$ 、 $6-3$ 全体では、最大 1 頁内の全正規読み取りラインの画素データを蓄積し得る。

【 0 0 3 2 】

今、画像読取装置 100 内に原稿が正しく置かれた状態における CCD 1 の各ライン状受光素子列と原稿との位置関係は、ライン状受光素子列 $2-1$ が、原稿上の正規読み取りラインから副走査方向に遡ること 6 本目の読み取りライン（読み取り開始ライン）（図 6 の A 1。但し、A 1 は後述するようにライン状受光素子列 $2-1$ によって対応する読み取り開始ラインから読み取られた読み取り画信号）上に位置し、ライン状受光素子列 $2-2$ 、 $2-3$ は、読み取り開始ラインから、それぞれ、副走査方向へ 4 本の読み取りラインずつ隔てた読み取りライン（

図6のB1、C1。但し、B1、C1は後述するようにライン状受光素子列2-2、2-3によって対応する読み取り開始ラインより副走査方向へ4本の読み取りラインずつ進んだ読み取りラインから読み取られた読み取り画信号)上に位置した状態にあるとする。

この状態において、図示しない光源からの照射光による原稿の反射光を受光する各ライン状受光素子列2-1、2-2、2-3(図2、図3)によって同時に1本の読み取りラインずつの読み取りが行われる。

【0033】

すなわち、読取制御回路9から順次供給されるクロックパルスCK(図4のCK)に基づいて各ライン状受光素子列2-1、2-2、2-3から1本の読み取りラインの読み取り画信号20-1、20-2、20-3が同時に発生される。1本の読み取りラインの読み取り画信号20-1、20-2、20-3を以下、単に、読み取り画信号20-1、20-2、20-3という。

図6では、各読み取り動作におけるCCD1のライン状受光素子列2-1、2-2、2-3によって読み取られる原稿の読み取りラインは、いずれもA、B、Cで示してある。

そして、1回目の読み取りにおいて、CCD1のライン状受光素子列2-1、2-2、2-3によって読み取られた読み取り画信号20-1、20-2、20-3は、図6ではA1、B1、C1で示してある。

【0034】

上記1回目の読み取りを最初の正規読み取りラインより6本の読み取りラインだけ前から行うのは、原稿の正規読み取りラインの読み取り抜けを防止するためである。その理由は、次の通りである。

【0035】

図6から明らかなように、CCD1により原稿をその最初の正規読み取りライン(図6のA1に対応する1回目の読み取りライン)から読み取ろうとすると、ライン状受光素子列2-1による1回目の読み取りで読み取られる正規読み取りラインAからライン状受光素子列2-1による3回目の読み取りで読み取られる正規読み取りラインAの間には、読み取られない正規読み取りラインが存在する

。すなわち、ライン状受光素子列 2-1 による 1 回目の読み取りライン A から数えて 2 番目、3 番目および 6 番目の正規読み取りライン（図 6 の A 1 と A 2 に対応する読み取りライン間にある 2 本の読み取りラインと、B 1 と A 3 に対応する読み取りライン間にある 1 本の読み取りライン）は読み取られない。したがって、それら 3 本の正規読み取りラインからも読み取らなければならない読み取り画信号が抜けてしまうことになる。

【 0 0 3 6 】

そこで、このような正規読み取りラインの読み取り抜けを防止して原稿内のすべての正規読み取りラインが読み取られるように、 $M=3$ 、 $N=4$ 、 $L=3$ とした場合においては、原稿の最初の正規読み取りラインより副走査方向へ連続して 6 本の読み取りラインだけ遡った読み取りラインから CCD 1 による読み取りを開始させるようにしたのである。

【 0 0 3 7 】

CCD 1 のライン状受光素子列 2-1、2-2、2-3 が 4 ($=N$) 読み取りライン毎に離れて配置されているので、原稿を読み取った読み取り画信号 20-1、20-2、20-3 もそれぞれ 4 本の読み取りラインだけ離れた読み取りラインの読み取り画信号となる。

【 0 0 3 8 】

この 3 本の読み取りラインの移動が行われている間に、上述のようにして、同時に出力された読み取り画信号 20-1、20-2、20-3 は、A/D 変換回路 3-1、3-2、3-3 によって A/D 変換され、その A/D 変換された 1 本の読み取りラインの画素データは、メモリ領域 6-1、6-2、6-3 へ供給される。

【 0 0 3 9 】

しかし、メモリ領域 6-1、6-2 へ供給される 1 本の読み取りラインの画素データは、正規読み取りラインのものではなく、非正規読み取りラインのもの（以下、非正規読み取りラインの画素データと略称する）である。

したがって、A/D 変換回路 3-1、3-2 から出力される非正規読み取りラインの画素データをメモリ領域 6-1、6-2 に蓄積させないように、メモリ制

御回路 1 2 は書き込み停止信号をメモリ領域 6 - 1、6 - 2 に供給する。これにより、メモリ領域 6 - 1、6 - 2 への非正規読み取りラインの画素データの蓄積は行われない。

【 0 0 4 0 】

しかし、メモリ領域 6 - 3 へ供給される 1 本の読み取りラインの画素データは、正規読み取りライン（図 6）のもの（以下、正規読み取りラインの画素データと略称する）であるので、メモリ領域 6 - 3 へは書き込み信号がメモリ制御回路 1 2 から供給され、その 1 本の読み取りラインの画素データは、メモリ領域 6 - 3 に蓄積される。

【 0 0 4 1 】

ライン状受光素子列 2 - 1、2 - 2、2 - 3 による読み取り完了後に、原稿は、今回の読み取ラインから 3 本の読み取りライン先の読み取りラインまで搬送される。

この動作は、上述したライン状受光素子列 2 - 1、2 - 2、2 - 3 による読み取りラインの読み取りの完了（CCD 1 による 1 回目の読み取り終了）、すなわち、図 4 に示す最後のクロックパルス CK が供給される受光素子での画素の読み取り完了（走査完了）後に、次のトリガ信号 TG が発生される。読取制御回路 9 は、上記次のトリガ信号 TG に基づいてモータ制御パルス MP を発生する。

【 0 0 4 2 】

モータドライバ 1 0 は、読取制御回路 9 から供給されるモータ制御パルス MP によってモータ 1 1 を駆動するドライブ信号を発生する。このドライブ信号を受けたモータ 1 1 は、原稿を副走査方向に読み取った読み取りラインから 1 本の読み取りラインだけ移動させるのではなく、3（= N - 1）本の読み取りライン移動させる。

このようにして、原稿は、モータ制御パルス MP の発生によって 3 本の読み取りライン先へ副走査方向に移動させられる。

【 0 0 4 3 】

メモリ領域 6 - 1、6 - 2 への蓄積は行われないが、メモリ領域 6 - 3 への蓄積が行われてその蓄積が終了する時刻には、原稿は、今回の読み取りラインから

上述した 3 本の読み取りライン先の読み取りラインまで移動されている（図 6）。この移動された読み取りラインにおいては、ライン状受光素子列 2-2、2-3 は、原稿の正規読み取りライン上に位置しているが、ライン状受光素子列 2-1 は、依然として、非性読み取りライン上に位置している。

【0044】

この読み取りライン位置において、3 本のライン状受光素子列 2-1、2-2、2-3 の各々による 1 本の読み取りラインの読み取りが行われ、読み取られた読み取り画信号 20-1、20-2、20-3 は A/D 変換される。この 2 回目の読み取りで読み取られる読み取り画信号は、図 6 では、A2、B2、C2 で示してある。

A/D 変換された 1 本の読み取りラインの画素データのうち、A/D 変換回路 3 から出力された 1 本の読み取りラインの画素データは、上述したように、非正規読み取りラインのものであるので、メモリ制御回路 12 から書き込み停止信号がメモリ領域 6-1 に供給されてメモリ領域 6-1 への蓄積は行われない。

【0045】

しかし、A/D 変換回路 3-2、3-3 から出力された 1 本の読み取りラインの画素データは、上述したように、正規読み取りラインのものであるので、メモリ制御回路 12 から書き込み信号がメモリ領域 6-2、6-3 へ供給されてメモリ領域 6-2、6-3 への蓄積が行われる。

【0046】

原稿が移動されて来て 2 回目の読み取りが行われるべき読み取りラインにつき読み取りが行われ、原稿が今読み取った読み取りラインから 3 本の読み取りライン先へ、さらに、移動されて来たときには、ライン状受光素子列 2-2、2-3 が、正規読み取りライン上に位置していることは言うまでもないが、ライン状受光素子列 2-1 も、また、正規読み取りライン上に位置している。

この位置において、上述した読み取り動作と同様にして、3 回目の読み取り動作が行われる。この 3 回目の読み取り動作で読み取られた読み取り画信号は、図 6 では、A3、B3、C3 で示してある。

【0047】

3 回目の読み取り動作で読み取られる読み取り画信号は、いずれも、正規読み取りラインのものである。

したがって、それらの読み取り画信号を A/D 変換した 1 本の読み取りラインの画素データの各々が、対応するメモリ領域 6-1、6-2、6-3 へ供給される時刻には、メモリ制御回路 12 からメモリ領域 6-1、6-2、6-3 へ書き込み信号が供給されるので、1 本の読み取りラインの画素データの各々は、メモリ領域 6-1、6-2、6-3 に蓄積される。

4 回目以降の読み取り、蓄積動作から、ライン状受光素子列 2-3 が正規に読み取られるべき最後の正規読み取りラインまで到達して読み取り、蓄積動作を完了する回までは、3 回目の読み取り、蓄積動作と同様であり、順次継続されて行く。

【0048】

上述したように、ライン状受光素子列 2-3 が正規に読み取られるべき最後の正規読み取りラインまで到達して読み取り、蓄積動作（以下、読み取り、蓄積動作完了前 2 回目の読み取り、蓄積動作という）の完了時に、読取制御回路 9 は、モータ制御パルス MP を出力してモータ 11 を駆動し、原稿を 3 本の読み取りライン先の読み取りラインまで進ませる。この時刻には、ライン状受光素子列 2-1、2-2、2-3 は、いずれも、読み取り、蓄積動作完了前 2 回目の読み取り、蓄積動作時に位置していた読み取りラインから 3 本の読み取りライン先の読み取りラインに位置させられている。

【0049】

ライン状受光素子列 2-1、2-2、2-3 が読み取り、蓄積動作完了前 1 回目の読み取りライン上に位置されたときの読み取りラインは、ライン状受光素子列 2-1、2-2 が位置している読み取りラインについては正規読み取りライン（ライン状受光素子列 2-1 については最後の正規読み取りラインより 1 回前の同時読み取りが行われる正規読み取りライン、ライン状受光素子列 2-2 については最後の正規読み取りライン）であるが、ライン状受光素子列 2-3 については非正規読み取りラインである。

【0050】

このようにしてライン状受光素子列 2-1、2-2、2-3 が位置されている読み取り、蓄積動作完了前 1 回目の読み取りラインの読み取り、蓄積動作が、上述したと同様にして行われる。

この回にライン状受光素子列 2-1、2-2 によって読み取られ、A/D 変換回路 3-1、3-2 から出力される 1 本の読み取りラインの画素データは、正規読み取りラインのものであるから、メモリ制御回路 12 から書き込み信号が、メモリ領域 6-1、6-2 へ供給され、A/D 変換回路 3-1、3-2 から出力される 1 本の読み取りラインの画素データは、メモリ領域 6-1、6-2 に蓄積される。

【0051】

しかし、ライン状受光素子列 2-3 によって読み取られ、A/D 変換回路 3-3 から出力される 1 本の読み取りラインの画素データは、非正規読み取りラインのものであるから、メモリ制御回路 12 から書き込み停止信号が、メモリ領域 6-3 へ供給され、A/D 変換回路 3-3 から出力される 1 読み取りラインの画素データは、メモリ領域 6-3 に蓄積されない。

【0052】

読み取り、蓄積動作完了前 1 回目の読み取り、蓄積動作の完了時に、読取制御回路 9 は、モータ制御パルス MP を出力してモータ 11 を駆動し、原稿を 3 本の読み取りライン先の読み取りラインまで進ませる。この時刻には、ライン状受光素子列 2-1、2-2、2-3 は、いずれも、読み取り、蓄積動作完了前 1 回目の読み取り、蓄積動作時に位置していた読み取りラインから 3 本の読み取りライン先の読み取りライン、すなわち、読み取り、蓄積動作完了回の読み取りラインに位置させられている。

ライン状受光素子列 2-1、2-2、2-3 が読み取り、蓄積動作完了回の読み取りライン上に位置されたときの読み取りラインは、ライン状受光素子列 2-1 が位置している読み取りラインは最後の正規読み取りラインであるが、ライン状受光素子列 2-2、2-3 は非正規読み取りラインである。

【0053】

このようにしてライン状受光素子列 2-1、2-2、2-3 が位置されている

読み取り、蓄積動作完了回の読み取りラインの読み取り、蓄積動作が、上述したと同様に行われる。

この回にライン状受光素子列 2-1 によって読み取られ、A/D変換回路 3-1 から出力される 1 本の読み取りラインの画素データは、正規読み取りラインのものであるから、メモリ制御回路 12 から書き込み信号が、メモリ領域 6-1 へ供給され、A/D変換回路 3-1 から出力される 1 本の読み取りラインの画素データは、メモリ領域 6-1 に蓄積される。

【0054】

しかし、ライン状受光素子列 2-2、2-3 によって読み取られ、A/D変換回路 3-2、3-3 から出力される 1 本の読み取りラインの画素データは、非正規読み取りラインのものであるから、メモリ制御回路 12 から書き込み停止信号が、メモリ領域 6-2、6-3 へ供給され、A/D変換回路 3-2、3-3 から出力される 1 本の読み取りラインの画素データは、メモリ領域 6-2、6-3 に蓄積されない。

【0055】

ライン状受光素子列 2-3 が、原稿上の最後の正規読み取りライン上に位置してから、3 本の読み取りラインずつ 2 回副走査方向に移動させる理由は、次の通りである。

CCD 1 の 3 本のライン状受光素子列 2-1、2-2、2-3 によって読み取りラインの読み取りを続行して行くと、原稿の読み取り開始の方で読み取りラインの読み取り抜けが生じてしまった理由と同じ理由から、1 頁の最後の読み取りラインから 2 番目、3 番目および 6 番目の読み取りラインは読み取られなくなる。

そこで、このような読み取りラインの読み取り抜けを防止して原稿のすべての正規読み取りラインが読み取られるように、ライン状受光素子列 2-3 によって読み取られる原稿の正規読み取りラインから副走査方向に連続する 6 本の読み取りラインをさらに読み取るようにしたのである。

【0056】

上述のうにして、正規に読み取るべき最後の読み取りラインまで上述の動作が

行われたとき、メモリ領域 6-1、6-2、6-3 には、それぞれ原稿の 1/3 頁分の読み取りラインの画素データが蓄積されている。

したがって、メモリ領域 6-1、6-2、6-3 全体では、最大 1 頁の読み取りラインの画素データが蓄積されている。

【0057】

上述したメモリ領域 6-1、6-2、6-3 への蓄積が行われた後に、メモリ制御回路 12 は、図 6 に示す各読み取りラインを左から順に読み出すための制御をメモリ領域 6-1、6-2、6-3 に対して実行する。すなわち、メモリ制御回路 12 は、図 6 に示す 1 本の正規読み取りラインの画素データの各々を左から順次走査した信号として読み出すためのメモリ選択信号とアドレス信号を各メモリ領域 6-1、6-2、6-3 に対して発生し、順次読み出す。

【0058】

この実施例における式 (1) の条件における M と N とを満たす M と N との例を図 7 に示す。図 7 において、○が式 (1) の条件における M と N とを満たす例であり、×が式 (1) の条件における M と N とを満たさない例である。

【0059】

このように、この実施例の構成によれば、M 本の読み取りラインを同時に読み取ることができる CCD を使用して副走査方向に $N (=M+1)$ ライン隔てた読み取りライン M 本を同時に読み取り、かつ、M 本の読み取りラインを読み取った時刻に原稿が $(N-1)$ 読み取りライン先まで移動させられ、その読み取りライン上に CCD が位置したとき次の読み取りを行う動作を順次繰り返すようにしたので、原稿の読み取り速度が従来の M 倍となり、高速化する。

【0060】

しかも、上記高速化のために CCD のライン状受光素子による電荷蓄積時間を短くしなくても、十分な読み取り出力が得られる。

この効果により、CCD の走査時間を遅くする必要がなく、原稿に照射される光源の光量を上げなくても高い S/N 比が得られる。

【0061】

上記高速化のために原稿の光量を上げる必要がないので、原稿読取装置の内部

温度の上昇を抑えることができ、コンパクトな設計が可能である。また、LED等の発光輝度の低い光源を利用することができる。

さらに、低光量で高速走査が可能のため、消費電力の低減効果が高い。

【0062】

従来のカラー画像読取用CCDの製造工程においてカラーフィルタの皮膜工程を省いた工程でCCD1を製造すると、3本のライン状受光素子列を、例えば、4本の読み取りラインずつ離れて形成されるように設定するだけで製造できるので、従来の製造設備をそのまま利用でき、安価に提供することができる。

【0063】

◇第2実施例

図8は、この発明の第2実施例である画像読取装置電氣的構成を示す図、図9は、第1実施例の画像読取装置が使用不能な場合の例を示す図、図10は、同画像読取装置により原稿を正しく読み取り得る場合を説明するための図、図11は、同画像読取装置で選定し得るライン状受光素子列数と読み取りライン間隔の使用の可否を示す図、また、図12は、画像読取装置が使用不能な場合の例を示す図である。

【0064】

この実施例の構成が、第1実施例のそれと大きく異なるところは、N本の読み取りライン間隔で位置するM本の読み取りラインの同時読み取りを順次行う際の、 $N \geq M + 1$ と読み取りラインの移動速度 $L = (N - 1)$ という条件を解除しても、読み取りラインの重複読み取り及び読み取り抜けを生じさせることなく、正規読み取りラインの読み取りを行い得るようにした点である。

【0065】

すなわち、CCDに形成されるライン状受光素子列の本数をMとし、各ライン状受光素子列間隔（ライン間隔）をNとし、原稿上の読み取りラインの移動速度（1読み取り時間で移動する距離）をLとしたとき、 $M \geq 2$ 、 $L = M$ 、LとNとの最大公約数が1であるように設定する。この関係を以下式（2）という。

この式（2）を満たすM及びNでCCDを構成し、このCCDによって読み取られる読み取りラインの移動速度をLに設定し、原稿上の正規読み取りラインを

隙間無く読み取り得るように、読取制御回路及びメモリ制御回路の動作を生ぜしめるようにしたのが、この実施例である。

【0066】

この構成は、次のような知見に基づくものである。

上述した式(1)の条件を満たしても、原稿を正しく読み取られない場合がある。例えば、式(1)において、 $N > M + 1$ とすると、 $L > M$ となる。 $L > M$ であると、必ず読み取り抜けが発生してしまうほか、重複読み取りが発生する場合がある。また、上式(1)の条件を満たさない、すなわち、設定されたMにおいて $L < M$ であると、必ず重複読み取りが発生してしまうほか、読み取り抜けが発生する場合がある。

また、式(1)を満たすM及びNの例を図7に示してあるが、この図7中の○となるM及びNであっても、読み取り抜けが生じてしまうことがあり、逆に、×となるM及びNであっても、読み取り抜けなく読み取り得ることがある。

【0067】

このような不具合を回避すべく、式(2)に示す $L = M$ なる条件を設けると共に、その $L = M$ の条件だけでも、なお、Lだけ移動した読み取り位置が既に読み取られており、その読み取り位置を他のライン状受光素子列で読み取ることとなり、重複読み取りが発生すると共に読み取り抜けも発生してしまうというM、N、Lの関係が存在するので、これをも回避するために、LとNの最大公約数が1、すなわち、LとNとが1以外の公約数を持たないという条件を入れてこの実施例を構成した。

【0068】

したがって、この実施例の構成における第1実施例との相違点は、下記の通りである。

CCD1Aは、N本の読み取りライン間隔ずつ隔てて形成されたM本のライン状受光素子列を有することは同じであるが、読み取りラインの移動速度Lは、M及びNとの関係において上式(2)を満たしていることが必要である。

【0069】

この実施例における読取制御回路9Aは、次の点を除き、第1実施例と同じ構

成である。

すなわち、インターフェース 1 4 を介して画像読取装置 1 0 0 A が接続される画像処理システムから受け取る命令（図 4 の T G 相当）に基づいて、C C D 1 A による 1 回の読み取りラインの読み取り終了毎に発生されるモータ制御パルス M P は、上式（2）を満たすように設定された移動速度 L で原稿を移動させるものである。

また、原稿は、初期的には、最初の正規読み取りラインより上式（2）を満たす M、N 及び L の値に応じて決まる所定本数の読み取りラインだけ副走査方向へ遡った読み取りラインから読み取りラインの読み取りが開始されるように位置される。このように位置されている読み取りラインから読取制御回路 9 A による原稿の移動制御が開始される。

【 0 0 7 0 】

読取制御回路 9 A からのモータ制御パルス M P の発生は、最後の正規読み取りラインから上式（2）を満たす M、N 及び L の値に応じて決まる所定本数の読み取りラインだけ副走査方向へ進んだ読み取りラインが読み取られる前までの順次の読み取り終了毎に生ぜしめられる。

【 0 0 7 1 】

メモリ制御回路 1 2 A は、読取制御回路 9 A による移動制御により、C C D 1 A に形成されている M 本のライン状受光素子列のうちの副走査方向で一番先の位置にあるライン状受光素子列が原稿の正規読み取りラインの読み取りを行う前までに読み取られる非読み取りラインの画素データと、最後の正規読み取りラインの読み取り終了後に読み取られる非読み取りラインの画素データとをメモリ領域 6 - i に蓄積させないことを除き、第 1 実施例と同じ構成である。

【 0 0 7 2 】

光源 1 3 は、原稿の読み取りラインに対して読み取り用の光を照射するのに用いられる。

インターフェース 1 4 は、画像処理システムと読取制御回路 9 A 及びメモリ制御回路 1 2 A との間のインターフェースを取る。

すなわち、C C D 1 による 1 回の読み取りラインの読み取り終了毎に上述した

移動速度 L での原稿の移動制御に用いられるモータ制御パルス MP をモータドライバ 10 に供給させる命令を画像処理システムから受け取って読取制御回路 9 A へ供給し、該命令に応答した旨の応答信号を読取制御回路 9 A から受け取って画像処理システムへ返送する。

【 0 0 7 3 】

また、メモリ領域 $6-i$ に蓄積されている 1 頁分の正規読み取りラインの画素データの各々を、読み取りを開始した読み取りライン側から順次読み出させる命令を画像処理システムから受け取ってメモリ制御回路 12 A に供給し、該命令に応答した旨の応答信号をメモリ制御回路 12 A から受け取って画像処理システムへ返送する。

【 0 0 7 4 】

これらの構成を除くこの実施例における他の構成は、第 1 実施例のそれと同一構成であるので、これらの各部には第 1 実施例と同一の符号を付してその説明を省略する。

【 0 0 7 5 】

次に、図 8 ～ 図 12 を参照して、この実施例の動作について説明する。

この実施例の動作説明に入るのに先立って、この実施例における式 (2) のうちの $L (=M)$ と N との最大公約数が 1 であることの条件を満たさない場合について説明する。

ここでの動作説明においても、第 1 実施例の動作説明と同様に、ライン状受光素子列の本数 M 、ライン状受光素子列間隔 N 及び移動速度 L を特定の例、すなわち、式 (2) のうちの $L (=M)$ と N との最大公約数が 1 であることの条件を満たさなくなる例として、 M を 3 とし、 N を 3 とし、 L を 3 とした場合について説明する。そして、この場合の 3 本のライン状受光素子列はそれぞれ 2-1、2-2、2-3 で参照し、ライン状受光素子列 2-1、2-2、2-3 から各別に出力される読み取り画信号はそれぞれ 20-1、20-2、20-3 で参照し、3 つの A/D 変換回路はそれぞれ 3-1、3-2、3-3 で参照し、3 つのメモリ領域はそれぞれ 6-1、6-2、6-3 で参照する。この場合の各ライン状受光素子列間は 2 本の読み取りラインだけ空いている。

【 0 0 7 6 】

第 1 実施例での説明から理解できるように、原稿上の或る正規読み取りラインの読み取りが完了すると、読取制御回路 9 A からモータ制御パルス MP が出力される。モータ制御パルス MP は、モータドライバ 1 0 に供給されモータドライバ 1 0 からドライブ信号が発生されてモータ 1 1 に供給される。

したがって、原稿は、2 本の正規読み取りラインだけ副走査方向に移動させられる。CCD 1 の 3 本のライン状受光素子列 2 - 1、2 - 2、2 - 3 の各々は、原稿が移動される前に読み取った 3 本の正規読み取りラインから副走査方向に 2 本の正規読み取りラインだけ進んだ位置にある 3 本の正規読み取りライン上に位置し、この 3 本の正規読み取りラインを読み取る。

【 0 0 7 7 】

このような順次の読み取りが行われることになるが、N が 3 に、そして L が 3 に設定されているので、CCD 1 の 3 本のライン状受光素子列 2 - 1、2 - 2、2 - 3 の各々によって順次読み取られる正規読み取りラインは、図 9 に示すように、前回の原稿の読み取りで読み取った正規読み取りラインと同一の正規読み取りラインとなってしまう、読み取られる正規読み取りライン間の正規読み取りラインは読み取られない。3 本のライン状受光素子列 2 - 1、2 - 2、2 - 3 による重複読み取りが行われ、読み取り抜けが発生する。図 9 中の符号は、図 6 の符号と同じである。

つまり、式 (2) のうちの $L (=M)$ と N との最大公約数が 1 であることの条件を満たさない $N = 3$ 、 $L = 3$ であると、原稿の読み取りにおいて読み取られない正規読み取りラインが発生し、所期の原稿読み取りを行うことはできない。

【 0 0 7 8 】

このような不都合を回避するために、 $L (=M)$ と N との最大公約数が 1 であることの条件をも満たせば、すなわち、例えば、 $M = 3$ 、 $N = 2$ 、 $L = 3$ とすれば、画像読取装置の M、N 及び L は上式 (2) を満たす M、N 及び L となるから、正規読み取りラインの重複読み取りはなくなり、3 本のライン状受光素子列 2 - 1、2 - 2、2 - 3 によって順次異なる正規読み取りラインを読み取ることが可能になる。

したがって、原稿全体は隙間無く読み取られる。

【 0 0 7 9 】

このような上式 (2) を満たした例を示したのが図 1 0 である。図 1 0 は、 $M = 3$ 、 $N = 2$ 、 $L = 3$ とした場合である。この例においても、読み取り速度は、従来に比して 3 倍である。図 1 0 中の符号は、図 6 の符号と同じである。

【 0 0 8 0 】

上述のところから明らかなように、原稿を正しく読み取るためには、式 (2) の条件を満たすことが必要である。

式 (2) の M 及び N を任意に選定した場合の M 及び N の間には、式 (2) を満たす M 及び N と、式 (2) を満たさない M 及び N とがある。

その例を示したのが、図 1 1 である。図 1 1 中の \bigcirc は、 M 及び N が式 (2) を満たす例であり、 \times は、 M 及び N が式 (2) を満たさない例である。

この図 1 1 は、上述したように、図 7 の \bigcirc で示すように式 (1) の M 及び N を満たしても、原稿を読み取れないものがあり、また、図 7 の \times で示すように式 (1) の M 及び N を満たさなくても、原稿を読み取れるものがあることを示している。

【 0 0 8 1 】

なお、上記の説明においては、最初の正規読み取りラインから読み取りラインの読み取りを説明したが、第 1 実施例と同様、CCD 1 による読み取りを最初の正規読み取りラインから始めると、順次の読み取りが 2 本の読み取りラインだけ進められた位置の読み取りラインとなり、1 本の正規読み取りラインの読み取り抜け (図 1 0 の A_1 と B_1 との間の正規読み取りライン) が発生してしまうから、第 1 実施例と同様に、最初の正規読み取りラインから $M = 3$ 、 $N = 2$ 及び $L = 3$ に応じて決まる読み取りライン数 (2 本の読み取りライン) だけ前から読み取りラインの読み取りを行う必要がある。

この関係は、副走査方向の読み取り終了においても同じである。すなわち、最後の正規読み取りラインから $M = 3$ 、 $N = 2$ 及び $L = 3$ に応じて決まる読み取りライン数だけの読み取りライン (2 本の読み取りライン) の読み取りを行う必要がある。

【 0 0 8 2 】

このような3本のライン状受光素子列2-1、2-2、2-3による読み取りにより、3本のライン状受光素子列2-1、2-2、2-3から出力される読み取り画信号20-1、20-2、20-3が、対応するA/D変換回路(A/D)3-1、3-2、3-3においてA/D変換され、A/D変換された1本の読み取りラインの画素データの各々は、メモリ制御回路12Aによって対応するメモリ領域6-1、6-2、6-3に蓄積され、そして1頁分の読み取りラインの画素データの蓄積後に、メモリ制御回路12Aによって読み出されインターフェース14を介して画像処理システムへ供給される各動作は、第1実施例の動作とほぼ同じであり、例えば、 $M=3$ 、 $N=2$ 、 $L=3$ とした場合の例を示す図10と第1実施例の説明とを参照すれば、この実施例の動作例を理解し得ると考えられるので、図10についての逐一の説明は省略する。

【 0 0 8 3 】

この実施例によっても、原稿を正しく読み取れない例を図12に示す。この例は、この実施例において、 $M=3$ 、 $N=6$ 、 $L=3$ とする例である。この例は、また、第1実施例においても、原稿を正しく読み取れない例でもある。

【 0 0 8 4 】

このように、この実施例の構成によれば、CCDに形成するライン状受光素子列の本数 M と、ライン状受光素子列間隔 N と、CCDに対する読み取りラインの移動速度 L との間に上式(2)で与えられる条件を設定して副走査方向に M 本の読み取りラインを同時に読み取り、かつ、 M 本の読み取りラインを読み取る毎に原稿を L 本の読み取りラインずつ移動させるので、原稿の読み取り速度は、従来に比して M 倍より小さい倍率であって、 M 、 N 及び L に応じて決まる値の倍率となり、原稿の読み取りを高速化することができる。

この高速化を達成し得るので、読み取りの高速化によって第1実施例と同様の効果が得られる

【 0 0 8 5 】

◇第3実施例

図13は、この発明の第3実施例である画像読取装置電氣的構成を示す図、図

14は、同画像読取装置により原稿を正しく読み取り得る場合を説明するための図、また、図15は、同画像読取装置で選定し得るライン状受光素子列数と読み取りライン間隔の使用の可否を示す図である。

この実施例の構成が、第2実施例のそれと大きく異なるところは、上式(2)の条件のときに得られる最適な読み取りでなくとも、所定本数の読み取りライン間隔で形成された複数本のライン状受光素子列を有するCCDによりライン状受光素子列の本数と同数の読み取りラインを正しく読み取り得るようにした点である。

【0086】

すなわち、ライン状受光素子列の本数を M とし、ライン状受光素子列間隔(ライン間隔)を N とし、読み取りラインの移動速度(1読み取り時間で移動する距離)を L としたとき、 $M \geq 2$ 、 $1 < L \leq M$ 、 L と N との最大公約数が1であるように設定する。この関係を以下式(3)という。

上式(3)を満たす M 及び N でCCDを構成し、このCCDによって読み取られる読み取りラインの移動速度 L を設定し、原稿上の正規読み取りラインを正しく読み取り得るように、読取制御回路及びメモリ制御回路の動作を生ぜしめるようにしたのが、この実施例である。

【0087】

この構成は、次のような知見に基づくものである。

第2実施例は、上記式(2)で示す条件を満たすとき、原稿の読み取りを効率良く行うことができる。

しかし、上記な式(2)の条件を満たさない M 、 N 及び L であっても、その M 、 N 及び L において所定の条件を満たしさえすれば、原稿の読み取り効率は低くなるが、原稿の正常な読み取りを行うことのできる M 、 N 及び L があるということを見出した。

それは、上式(3)で示されるものである。この式(3)に基づいて上記実施例は構成されている。

【0088】

したがって、この実施例の構成における第2実施例との相違点は、下記の通り

である。

CCD 1 B は、N 本の読み取りライン間隔ずつ隔てて形成された M 本のライン状受光素子列を有することは同じであるが、読み取りラインの移動速度 L は、M 及び N との関係において上式 (3) を満たしていることが必要である。

【 0 0 8 9 】

この実施例における読取制御回路 9 B は、次の点を除き、第 2 実施例と同じ構成である。

すなわち、14 を介して画像読取装置 1 0 0 B が接続される画像処理システムから受け取る命令 (図 4 の T G 相当) に基づいて、CCD 1 B による 1 回の読み取りラインの読み取り終了毎に発生されるモータ制御パルス M P は、上式 (3) を満たすように設定された移動速度 L で原稿を移動させるものである。

【 0 0 9 0 】

また、原稿は、初期的には、最初の正規読み取りラインより上式 (3) を満たす M、N 及び L の値に応じて決まる所定本数の読み取りラインだけ副走査方向へ遡った読み取りラインから読み取りラインの読み取りが開始されるように位置される。このように位置されている読み取りラインから読取制御回路 9 B による原稿の移動制御が開始される。

読取制御回路 9 B からのモータ制御パルス M P の発生は、最後の正規読み取りラインから上式 (3) を満たす M、N 及び L の値に応じて決まる所定本数の読み取りラインだけ副走査方向へ進んだ読み取りラインが読み取られる前までの順次の読み取り終了毎に生ぜしめられる。

【 0 0 9 1 】

メモリ制御回路 1 2 B は、読取制御回路 9 B による移動制御により、CCD 1 B に形成されている M 本のライン状受光素子列のうちの副走査方向で一番先の位置にあるライン状受光素子列が原稿の正規読み取りラインの読み取りを行う前までに読み取られる非読み取りラインの画素データと、最後の正規読み取りラインの読み取り終了後に読み取られる非読み取りラインの画素データとをメモリ領域 6 - i に蓄積させないことを除き、第 2 実施例と同じ構成である。

これらの構成を除くこの実施例における他の構成は、第 2 実施例のそれと同一

構成であるので、これらの各部には第 2 実施例と同一の符号を付してその説明を省略する。

【 0 0 9 2 】

次に、図 1 3 ～ 図 1 5 を参照して、この実施例の動作について説明する。

この実施例の動作説明においても、第 2 実施例の動作説明と同様に、ライン状受光素子列の本数 M 、ライン状受光素子列間隔 N 及び移動速度 L を特定の例、すなわち、式 (3) の M を 3 とし、 N を 3 とし、 L を 2 とした場合について説明する。そして、この場合の 3 本のライン状受光素子列はそれぞれ 2 - 1、2 - 2、2 - 3 で参照し、ライン状受光素子列 2 - 1、2 - 2、2 - 3 から各別に出力される読み取り画信号はそれぞれ 2 0 - 1、2 0 - 2、2 0 - 3 で参照し、3 本の A/D 変換回路はそれぞれ 3 - 1、3 - 2、3 - 3 で参照し、3 本のメモリ領域はそれぞれ 6 - 1、6 - 2、6 - 3 で参照する。この場合のライン状受光素子列間は 1 本の読み取りラインだけ空いている。

【 0 0 9 3 】

第 2 実施例での説明から理解できるように、原稿上の或る正規読み取りラインの読み取りが完了すると、読取制御回路 9 B からモータ制御パルス MP が出力される。モータ制御パルス MP は、モータドライバ 1 0 に供給されモータドライバ 1 0 からドライブ信号が発生されてモータ 1 1 に供給される。

したがって、原稿は、1 本の正規読み取りラインだけ副走査方向に移動させられる。CCD 1 の 3 本のライン状受光素子列 2 - 1、2 - 2、2 - 3 の各々は、原稿が移動される前に読み取った 3 本の正規読み取りラインから副走査方向に 1 本の正規読み取りラインだけ進んだ読み取りラインにある 3 本の正規読み取りライン上に位置し、この 3 本の正規読み取りラインを読み取る。

【 0 0 9 4 】

このような順次の読み取りが行われる。

CCD 1 の 3 本のライン状受光素子列 2 - 1、2 - 2、2 - 3 の各々によって順次読み取られる正規読み取りラインは、図 1 4 に示す。図 1 4 に示すように、この例では、読み取り抜けは、生じないが、重複読み取りが生ずる。

なお、図 1 4 中の符号は、図 6 で説明した符号と同じである。この例において

も、読み取り速度は、従来に比して 2 倍である。

【 0 0 9 5 】

この実施例を構成する前提は、上式 (3) を満たすことが必要である。

上式 (3) の M 及び N を任意に選定した場合の M 及び N の間には、式 (3) を満たす M 及び N のうちの最適な M 及び N ($L = M$) と、式 (3) を満たす M 及び N のうちの移動速度を落とせば適用可能な M 及び N と、 $L = 1$ でないと式 (3) を満たさない M 及び N とがある。

【 0 0 9 6 】

その例を示したのが、図 1 5 である。図 1 5 中の ○ は、式 (3) を満たす M 及び N のうちの最適な M 及び N の例であり、△ は、式 (3) を満たす M 及び N のうちの移動速度を落とせば適用可能な M 及び N の例である。× は、 $L = 1$ でないと式 (3) を満たさない M 及び N の例である。△ において、この実施例を適用し得る移動速度 L は、 $1 < 1 + L < 1 + M$ である。その L の値は、図 1 5 中の △ から上方向 (M の減少方向) に辿って行き、○ となるときの M の値とすればよい。例えば、 $M = 6$ 、 $N = 10$ のときは、 $L = 3$ まで遅くすれば、この実施例を適用し得る。

【 0 0 9 7 】

なお、上記の説明においては、最初の正規読み取りラインから読み取りラインの読み取りを説明したが、第 2 実施例と同様、CCD 1 B による読み取りを最初の正規読み取りラインから始めると、順次の読み取りが 1 本の読み取りラインだけ進められた読み取りラインとなり、正規読み取りラインの読み取り抜け (図 1 4) が発生してしまうから、第 2 実施例と同様に、最初の正規読み取りラインから $M = 3$ 、 $N = 3$ 及び $L = 2$ に応じて決まる読み取りライン本数、すなわち、2 本の読み取りラインだけ前から読み取りラインの読み取りを行う必要がある。

この関係は、副走査方向の読み取り終了においても同じである。すなわち、最後の正規読み取りラインから $M = 3$ 、 $N = 3$ 及び $L = 2$ に応じて決まる 2 本の読み取りラインだけの読み取りラインの読み取りを行う必要がある。

【 0 0 9 8 】

このような 3 本のライン状受光素子列 2-1、2-2、2-3 による順次の読

み取り毎に、原稿は、読取制御回路 9 B の制御により次の読み取りラインへ進められる。その間に、3 本のライン状受光素子列 2-1、2-2、2-3 から出力される読み取り画信号 20-1、20-2、20-3 は、対応する A/D 変換回路 (A/D) 3-1、3-2、3-3 において A/D 変換され、A/D 変換された 1 本の読み取りラインの画素データの各々は、メモリ制御回路 12 B によって対応するメモリ領域 6-1、6-2、6-3 に蓄積され、そして 1 頁分の読み取りラインの画素データの蓄積後に、メモリ制御回路 12 B によって読み出されインターフェース 14 を介して画像処理システムへ供給される各動作は、第 2 実施例の動作とほぼ同じであり、例えば、 $M=3$ 、 $N=3$ 、 $L=2$ とした場合の例を示す図 14 と第 2 実施例の説明とを参照すれば、この実施例の動作例を理解し得ると考えられるので、図 14 についての逐一の説明は省略する。

【0099】

この実施例によっても、第 2 実施例と同様、原稿を正しく読み取れない場合がある。その例を図 12 に示す。この例は、この実施例において、 $M=3$ 、 $N=6$ 、 $L=3$ とする例である。この例は、また、第 1 実施例においても、原稿を正しく読み取れない例でもある。

【0100】

このように、この実施例の構成によれば、CCD に形成するライン状受光素子列の本数 M と、ライン状受光素子列間隔 N と、CCD に対する読み取りラインの移動速度 L との間に上式 (3) で与えられる条件を設定して副走査方向に M 本の読み取りラインを同時に読み取り、かつ、 M 本の読み取りラインを読み取る毎に原稿を L 本の読み取りラインずつ移動させるので、原稿の読み取り速度は、従来に比して M 倍より小さい倍率であって、 M 、 N 及び L に応じて決まる倍率となり、原稿の読み取りを高速化することができる。

この高速化を達成し得るので、読み取りの高速化によって第 1 実施例と同様の効果が得られる。

【0101】

◇第 4 実施例

図 16 は、この発明の第 4 実施例である画像読取装置電氣的構成を示す図であ

る。

この実施例の構成が、第 1 実施例のそれと大きく異なるところは、CCD をカラー CCD で構成した点である。

したがって、カラー CCD 1 C は、3 本のライン状受光素子列 2 R、2 G、2 B を有する。

これに伴って、3 本のライン状受光素子列 2 R、2 G、2 B の出力に接続される各アナログ／デジタル変換回路 (A/D) は、それぞれ 3 R、3 G、3 B で参照する。また、メモリ 6 の各メモリ領域は、それぞれ 6 R、6 G、6 B で参照する。

【 0 1 0 2 】

そして、アナログ／デジタル変換回路 3 R、3 G、3 B と、これに対するメモリ 6 のメモリ領域 6 R、6 G、6 B とアナログ／デジタル変換回路 6 R、6 G、6 B との間には、濃度補正用の画像処理回路 1 5 R、1 5 G、1 5 B が設けられる。

この実施例の画像読取装置を参照番号 1 0 0 C で参照する。

これらの構成を除くこの実施例における他の構成は、第 1 実施例のそれと同一構成であるので、これらの各部には第 1 実施例と同一の符号を付してその説明を省略する。

【 0 1 0 3 】

次に、図 1 6 を参照して、この実施例の動作について説明する。

カラー CCD 1 C の 3 本のライン状受光素子列 2 R、2 G、2 B によって順次の 3 本の読み取りラインの同時読み取り及び同時読み取り終了後の所定本数の読み取りラインだけ副走査方向へ移動させることは、第 1 実施例と同じである。3 本のライン状受光素子列 2 R、2 G、2 B から出力される読み取り画信号の各々を 1 本の読み取りラインの画素データにアナログ／デジタル変換回路 3 R、3 G、3 B で変換することも、第 1 実施例と同じである。

【 0 1 0 4 】

アナログ／デジタル変換回路 3 R、3 G、3 B から出力された 1 本の読み取りラインの画素データの各々は、対応する画像処理回路 1 5 R、1 5 G、1 5 B

で濃度の補正が行われる。

この濃度の補正は、原稿に色が付いている場合、同じ濃度であっても、ライン状受光素子列 2 R、2 G、2 B から出力される読み取り画信号が異なって来るので、その読み取り画信号に生ずる差異を矯正するためのものである。

また、カラー CCD 1 C には、カラーフィルタが付いているため感度が異なっているので、濃度補正が必要になる。

【 0 1 0 5 】

画像処理回路 1 5 R、1 5 G、1 5 B で濃度補正された画素データのメモリ 6 のメモリ領域 6 R、6 G、6 B への蓄積及び蓄積された画素データの読み出しも、第 1 実施例と同じである。

【 0 1 0 6 】

このように、この実施例の構成によれば、色付き原稿でも、モノクロ原稿でも、その原稿の読み取りが可能になる。したがって、特殊な CCD を用意しなくても済む。原稿の読み取り速度は、通常の読み取り速度の 3 倍となる。

また、通常のカラースキャナにおいてメモリ容量が確保しさえすれば、この発明を適用し得る。特に、移動速度を制御可能であれば、メモリからの読み出しをソフトウェア処理で行うこともできる。

【 0 1 0 7 】

以上、この発明の実施例を、図面を参照して説明してきたが、この発明の具体的な構成は、これらの実施例に限られるものではなく、この発明の要旨を逸脱しない範囲の設計の変更等があってもそれらはこの発明に含まれる。

例えば、各実施例では、CCD 1 等を固定とし、モータ 1 1 によって原稿を移動する画像読取装置としていたが、逆に CCD 1 等を CCD 移動機構によって移動し原稿を固定とする画像読取装置であっても良い（いわゆる原稿静止型スキャナとなる）。この場合の CCD 1 等の移動量は、原稿を移動する場合の原稿移動量と同じに設定すればよい。

【 0 1 0 8 】

また、各実施例では、すべての原稿の読み取りラインが読み取られるよう原稿の先端位置（正規に読み取られるべき最初の読み取りライン）を読み取る前に予

め連続する複数本の読み取りラインを見越してCCD 1等の読み取りを早めに開始し、原稿の後端位置（正規に読み取られるべき最後の読み取りライン）から連続する複数本の読み取りラインを見越して読み取りを余分に行い、この読み取りに伴って、メモリ制御回路 1 2等は、原稿の先端位置を読み取る前に読み取られる非正規読み取りラインの画素データのメモリ領域 6-1、6-2、6-3等への書き込みを停止し、原稿の後端位置後に読み取られる非正規読み取りラインの画素データのメモリ領域 6-1、6-2、6-3等への書き込みを停止し、それと共に、原稿の先端位置を規定していた。

【0109】

しかし、読み取りを開始した直後に正規に読み取られない読み取りライン及び読み取りを終了する直前に正規に読み取られない読み取り画信号を前に読み取った読み取りラインの画信号あるいは前後の読み取りラインの読み取り画信号によって補間しても良い。これにより、原稿読み取り前後の余分な読み取り走査が必要でなくなる。

【0110】

この読み取りライン抜けが生ずる場合の読み取り画信号の補間を、画像の画質の低下（読み取りラインの抜け）が許容し得る限度において、例えば、図9に示すような原稿の読み取り途中で生ずる読み取り抜けの場合に適用して本発明を構成してもよい。

【0111】

上記第4実施例は、第1実施例との関係で説明したが、第2実施例及び第3実施例の構成の下でも実施し得る。

また、いずれの実施例においても、メモリ領域 6-1、6-2、6-3等への書き込み信号の停止の代わりにA/D変換回路を停止してメモリへのデータの供給を停止しても良い。

【0112】

【発明の効果】

以上説明したように本発明によれば、副走査方向にN本の読み取りラインずつ隔てたM本の読み取りラインを同時に読み取り、しかもこの同時読み取り毎にM

及びNとの関係で決まる値であって、原稿等の読み取りラインの読み取り抜けをその許容限度において生じさせない読み取りライン数Lずつ移動させるようにして原稿等の読み取りを行うので、原稿等の読み取り速度を従来に比してM倍乃至M倍よりも小さい倍率であって、M、N及びLに応じて決まる値の倍率となり、原稿等の読み取りを高速化することができる。

【 0 1 1 3 】

このような読み取りの高速化を達成し得るから、CCDのライン状受光素子による電荷蓄積時間を短くしなくても、十分な読み取り出力が得られる。

この効果により、CCDの走査時間を遅くする必要がなく、原稿に照射される光源の光量を上げなくても高いS/N比が得られる。

【 0 1 1 4 】

上記高速化により原稿に照射される光量を上げる必要がないので、原稿読取装置の内部温度の上昇を抑えることができ、コンパクトな設計が可能である。また、LED等の発光輝度の低い光源を利用することができる。

さらに、低光量で高速走査が可能のため、消費電力の低減効果が高い。

【図面の簡単な説明】

【図 1】

この発明の第1実施例である画像読取装置の電氣的構成を示す図である。

【図 2】

同画像読取装置で同時に読み取られる読み取りラインの幾何学的配置及びその寸法を示す斜視図である。

【図 3】

CCDのライン状受光素子列と読み取りラインとの関係を示す図である。

【図 4】

同画像読取装置の原稿読み取りタイミングを示すタイミングチャートである。

【図 5】

同画像読取装置の原稿送りタイミングを示すタイミングチャートである。

【図 6】

同画像読取装置により原稿を正しく読み取り得る場合を説明するための図であ

る。

【図 7】

同画像読取装置で選定し得るライン状受光素子列数と読み取りライン間隔の使用の可否を示す図である。

【図 8】

この発明の第 2 実施例である画像読取装置電氣的構成を示す図である。

【図 9】

第 1 実施例の画像読取装置が使用不能な場合の例を示す図である。

【図 1 0】

同画像読取装置により原稿を正しく読み取り得る場合を説明するための図である。

【図 1 1】

同画像読取装置で選定し得るライン状受光素子列数と読み取りライン間隔の使用の可否を示す図である。

【図 1 2】

画像読取装置が使用不能な場合の例を示す図である。

【図 1 3】

この発明の第 3 実施例である画像読取装置電氣的構成を示す図である。

【図 1 4】

同画像読取装置により原稿を正しく読み取り得る場合を説明するための図である。

【図 1 5】

同画像読取装置で選定し得るライン状受光素子列数と読み取りライン間隔の使用の可否を示す図である。

【図 1 6】

この発明の第 4 実施例である画像読取装置電氣的構成を示す図である。

【図 1 7】

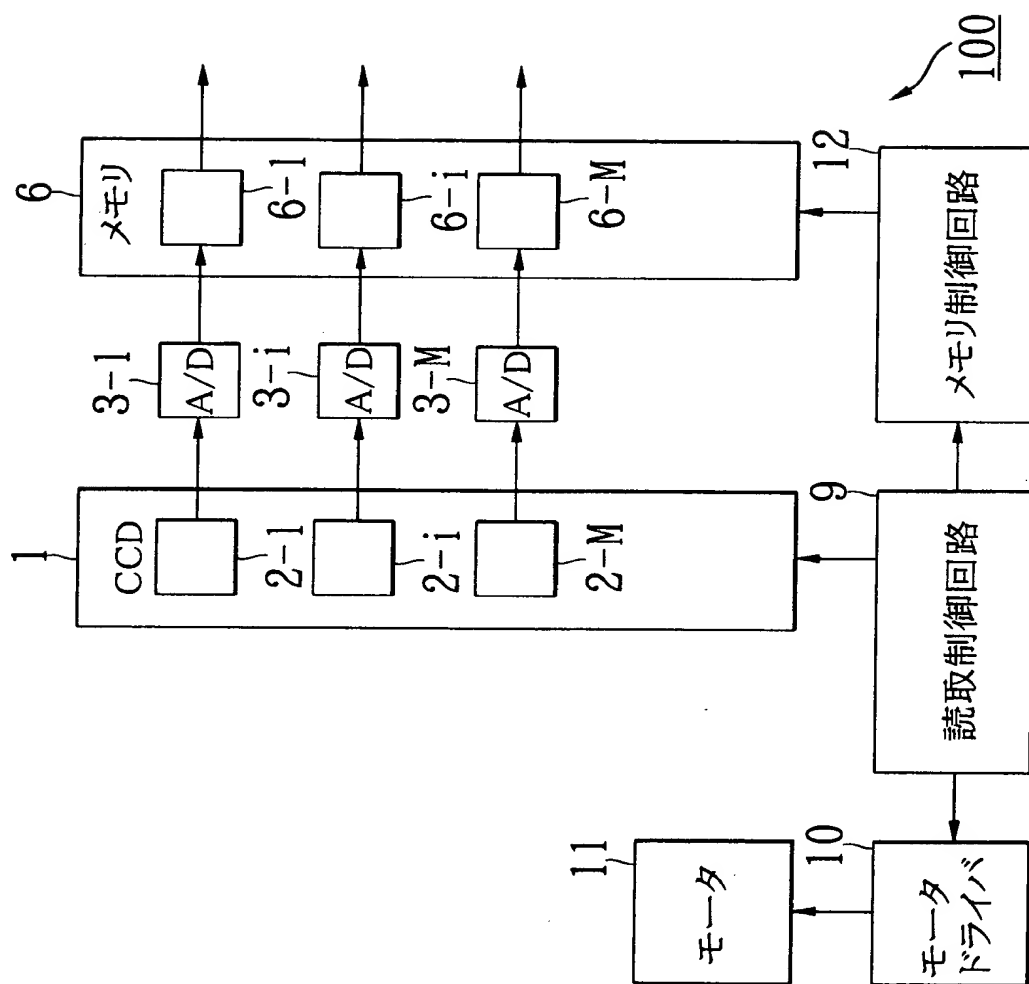
従来の画像読取装置により原稿を読み取る動作を説明するための図である。

【符号の説明】

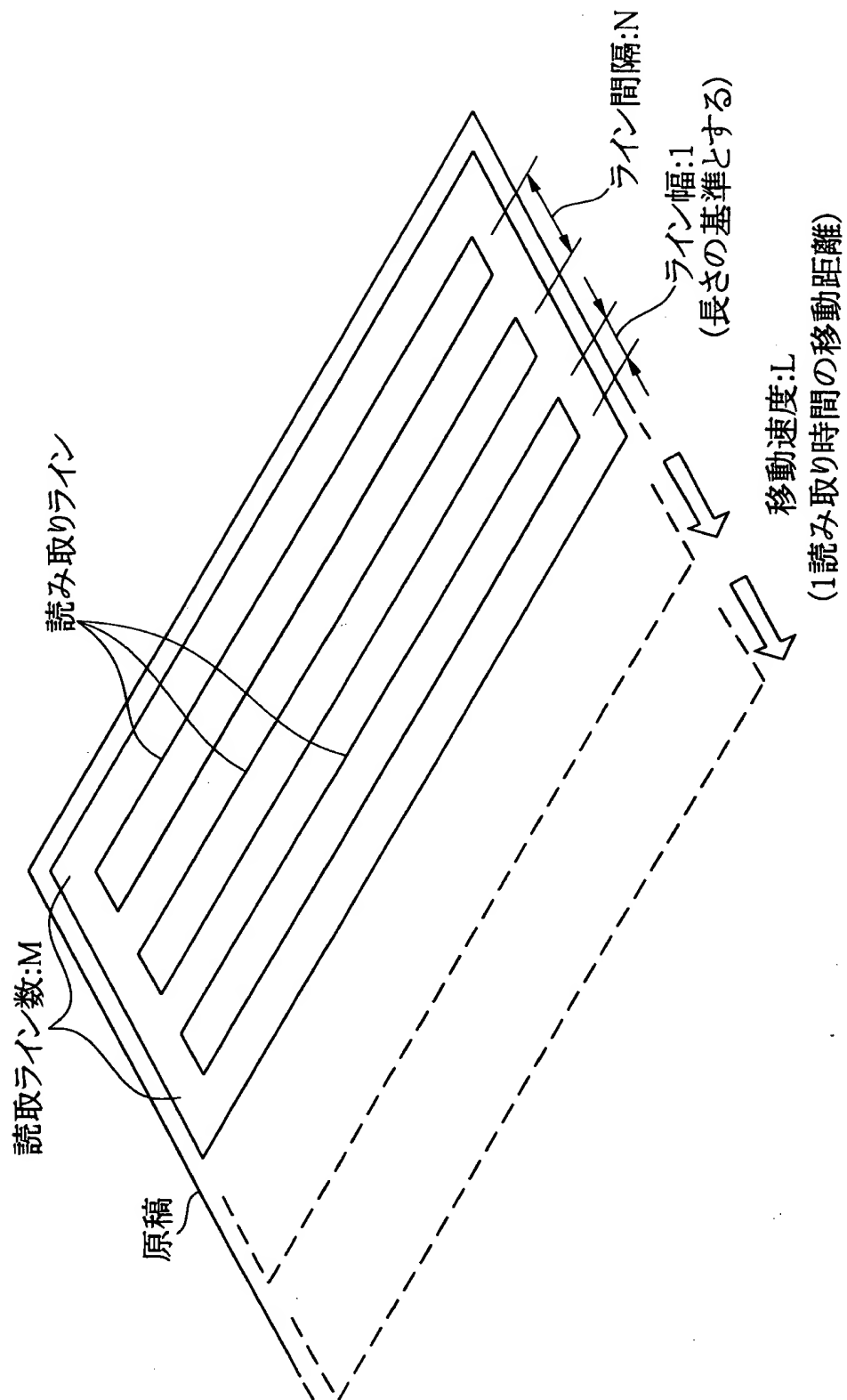
- 1 C C D
- 2 - 1、2 - 2、2 - 3、2 - i ライン状受光素子列（読み取りデバイス）
- 3 - 1、3 - 2、3 - 3、3 - i A / D 変換回路（画信号出力手段の一部）
- 6 メモリ（画信号出力手段の一部）
- 6 - 1、6 - 2、6 - 3、6 - i メモリ領域（画信号出力手段の一部、記憶手段）
- 9 読取制御回路（移動手段の一部）
- 1 0 モータドライバ（移動手段の一部）
- 1 1 モータ（移動手段の残部）
- 1 2 メモリ制御回路（画信号出力手段の一部、読み出し制御回路）
- 1 3 光源
- 1 4 インターフェース（画信号出力手段の一部）
- 1 5 R、1 5 G、1 5 B 画像処理回路（画信号出力手段の残部）

【書類名】 図面

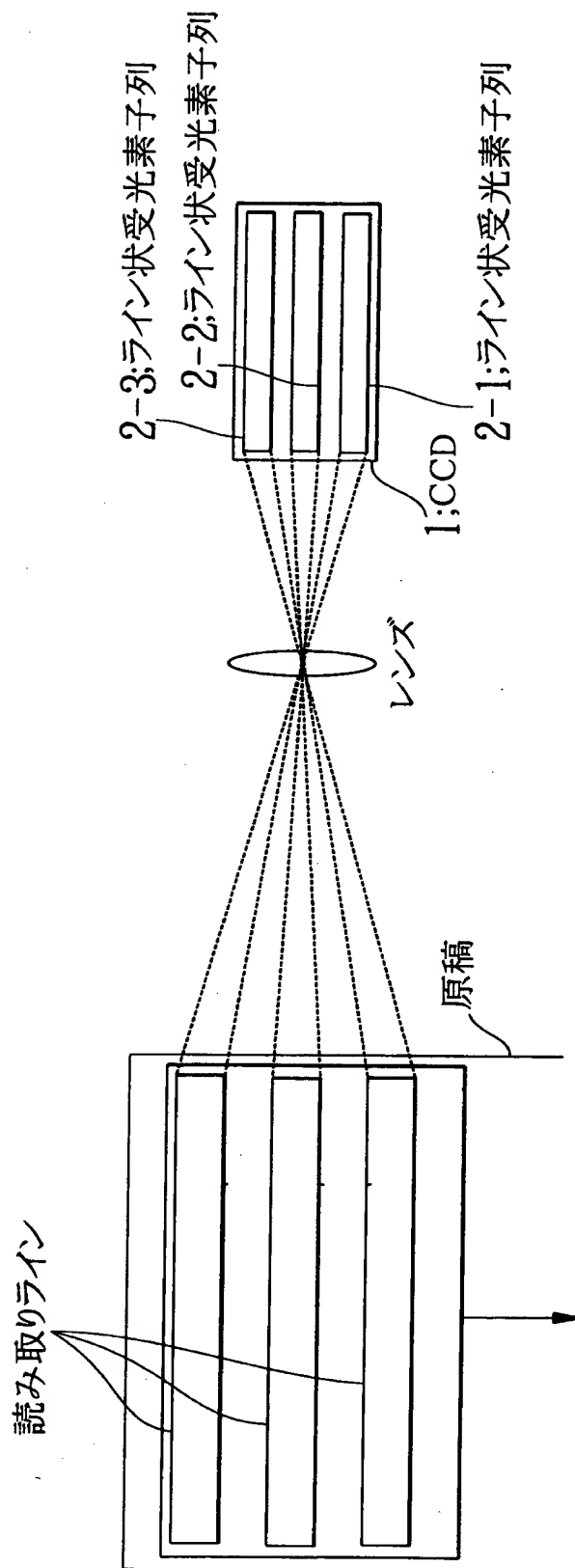
【図 1】



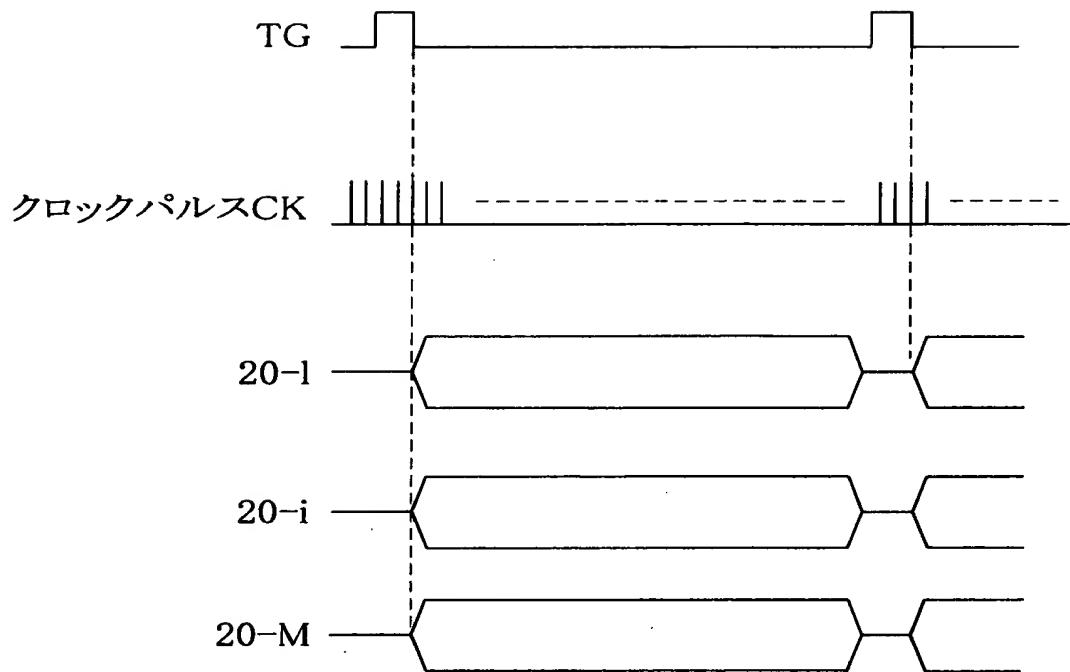
【図 2】



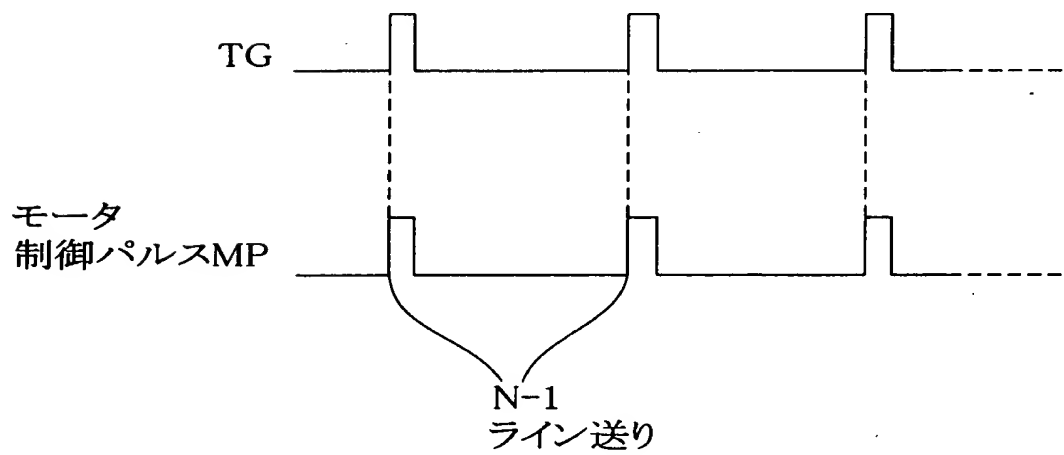
【図3】



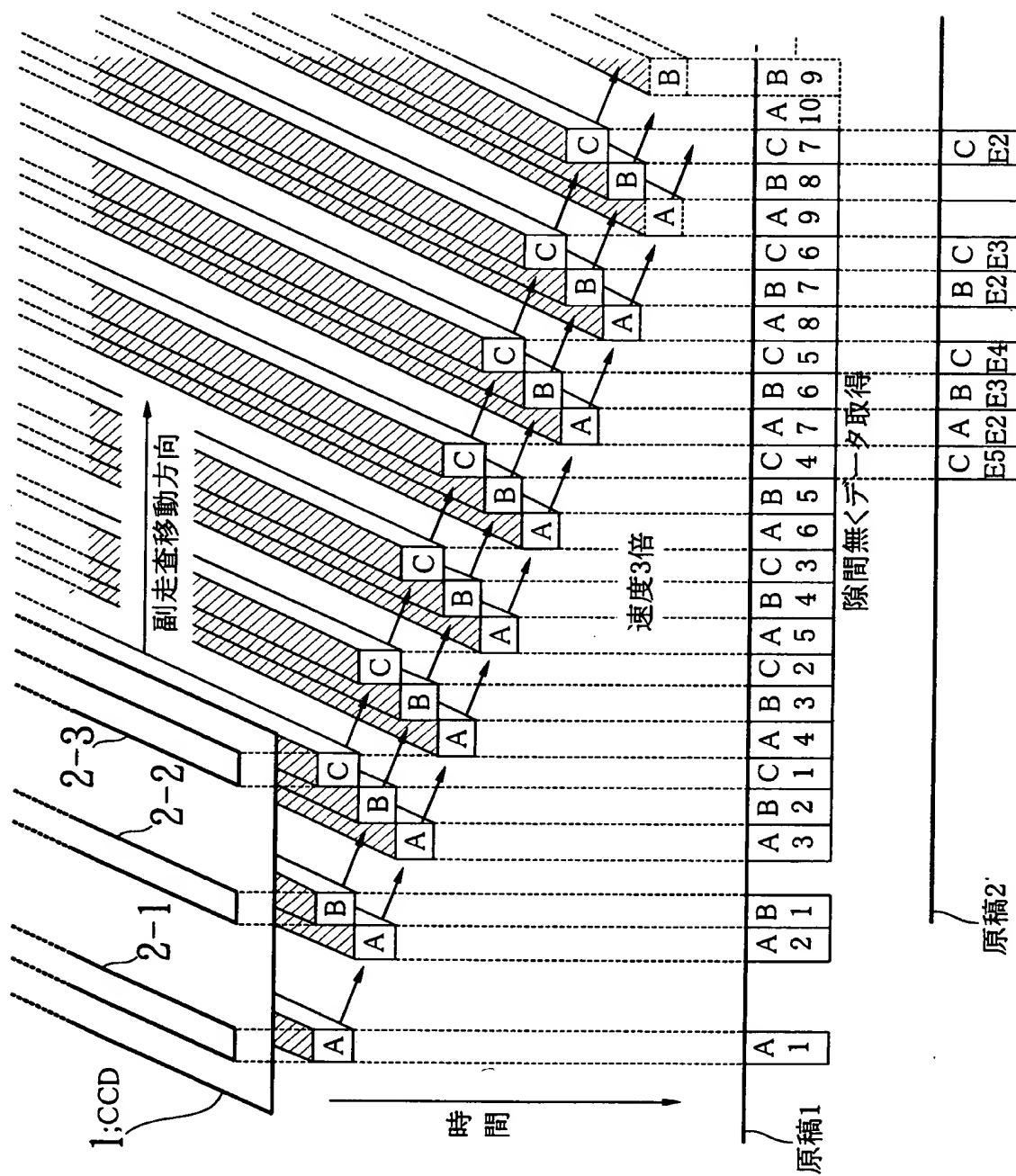
【図 4】



【図 5】



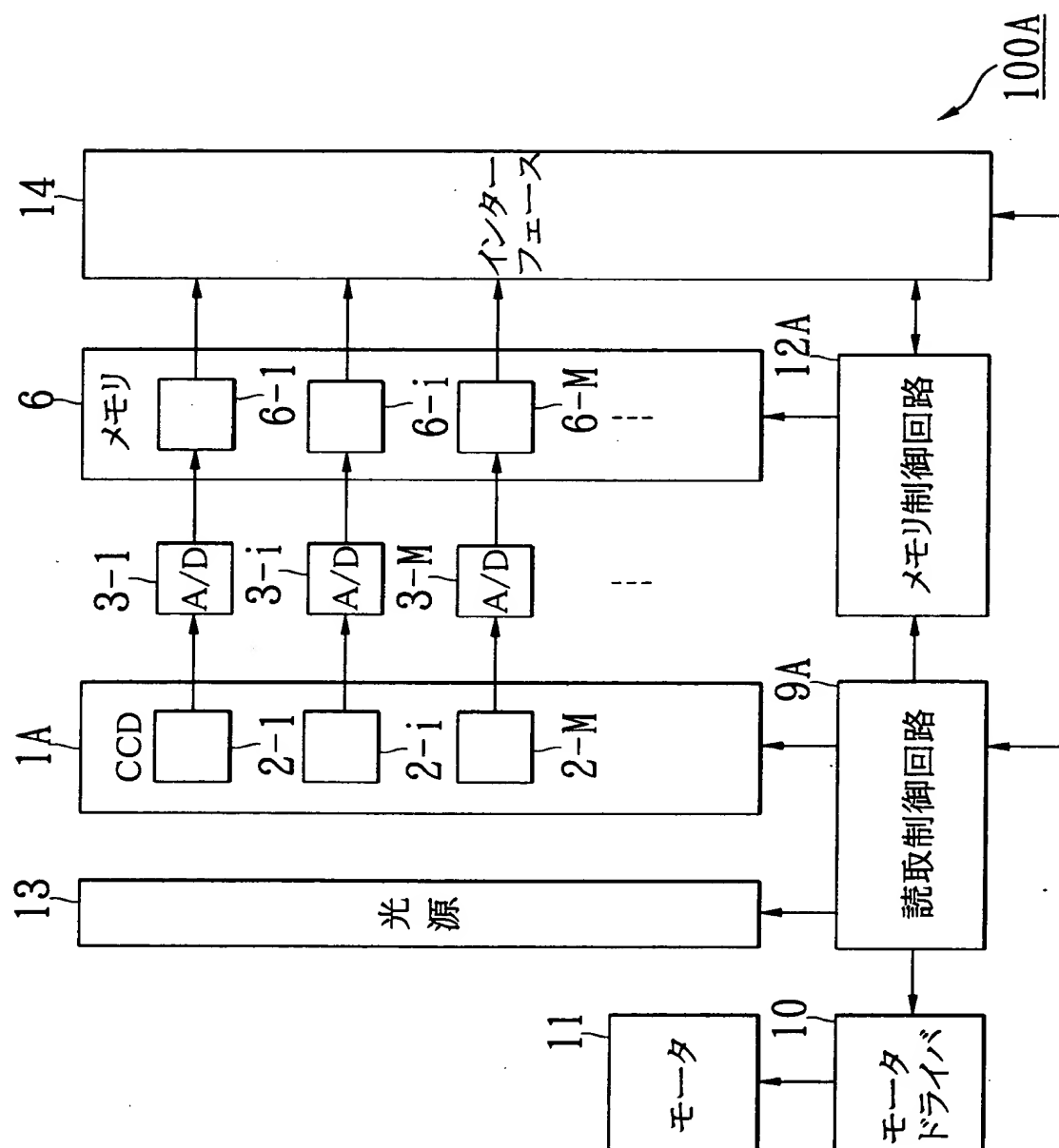
【图 6】



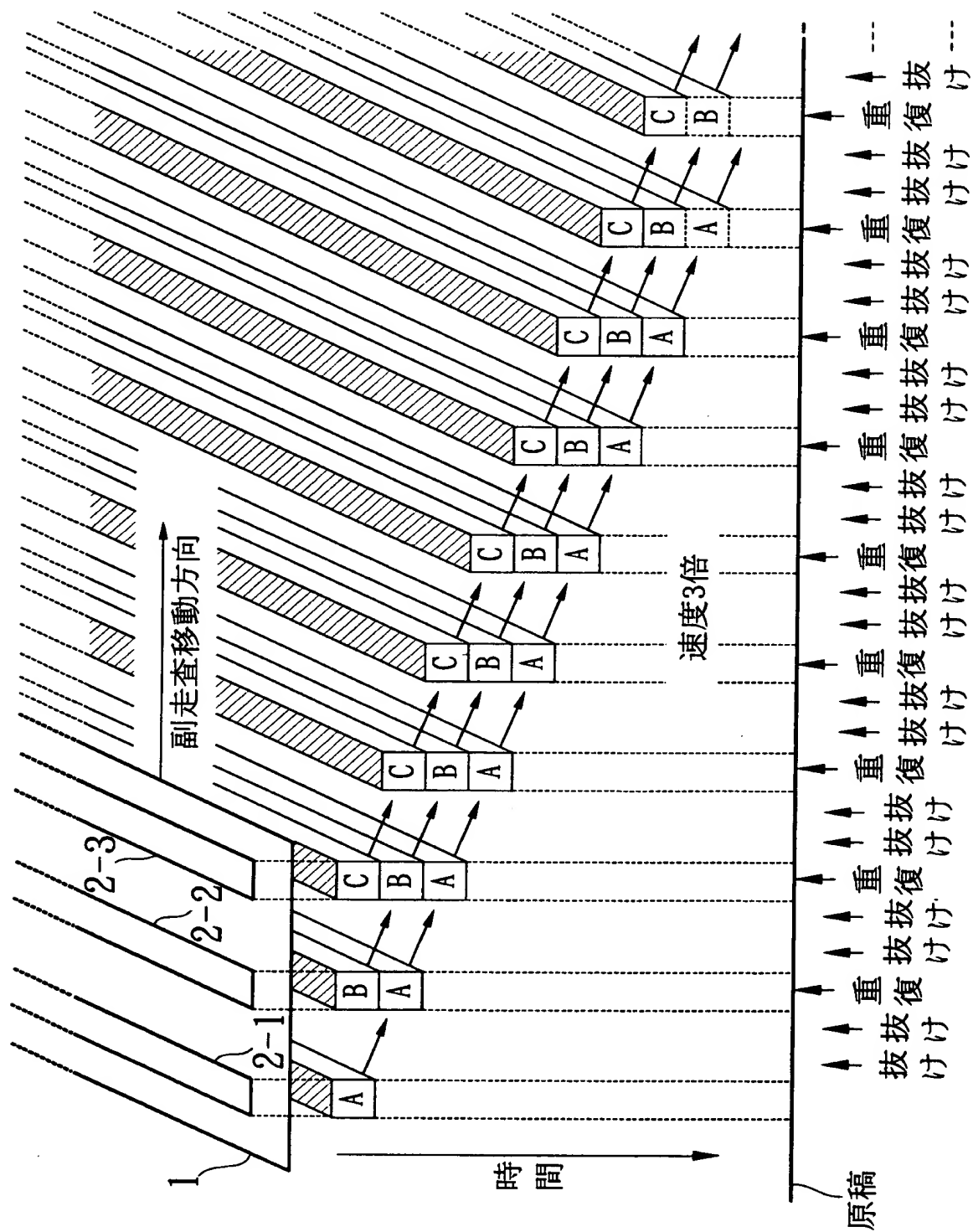
【図 7】

		ライン間隔 N															
		1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
ライン状受光素子列の本数 M	2	×	×	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	3	×	×	×	○	○	○	○	○	○	○	○	○	○	○	○	○
	4	×	×	×	×	○	○	○	○	○	○	○	○	○	○	○	○
	5	×	×	×	×	×	○	○	○	○	○	○	○	○	○	○	○
	6	×	×	×	×	×	×	○	○	○	○	○	○	○	○	○	○
	7	×	×	×	×	×	×	×	○	○	○	○	○	○	○	○	○
	8	×	×	×	×	×	×	×	×	○	○	○	○	○	○	○	○
	9	×	×	×	×	×	×	×	×	×	○	○	○	○	○	○	○
	10	×	×	×	×	×	×	×	×	×	×	○	○	○	○	○	○

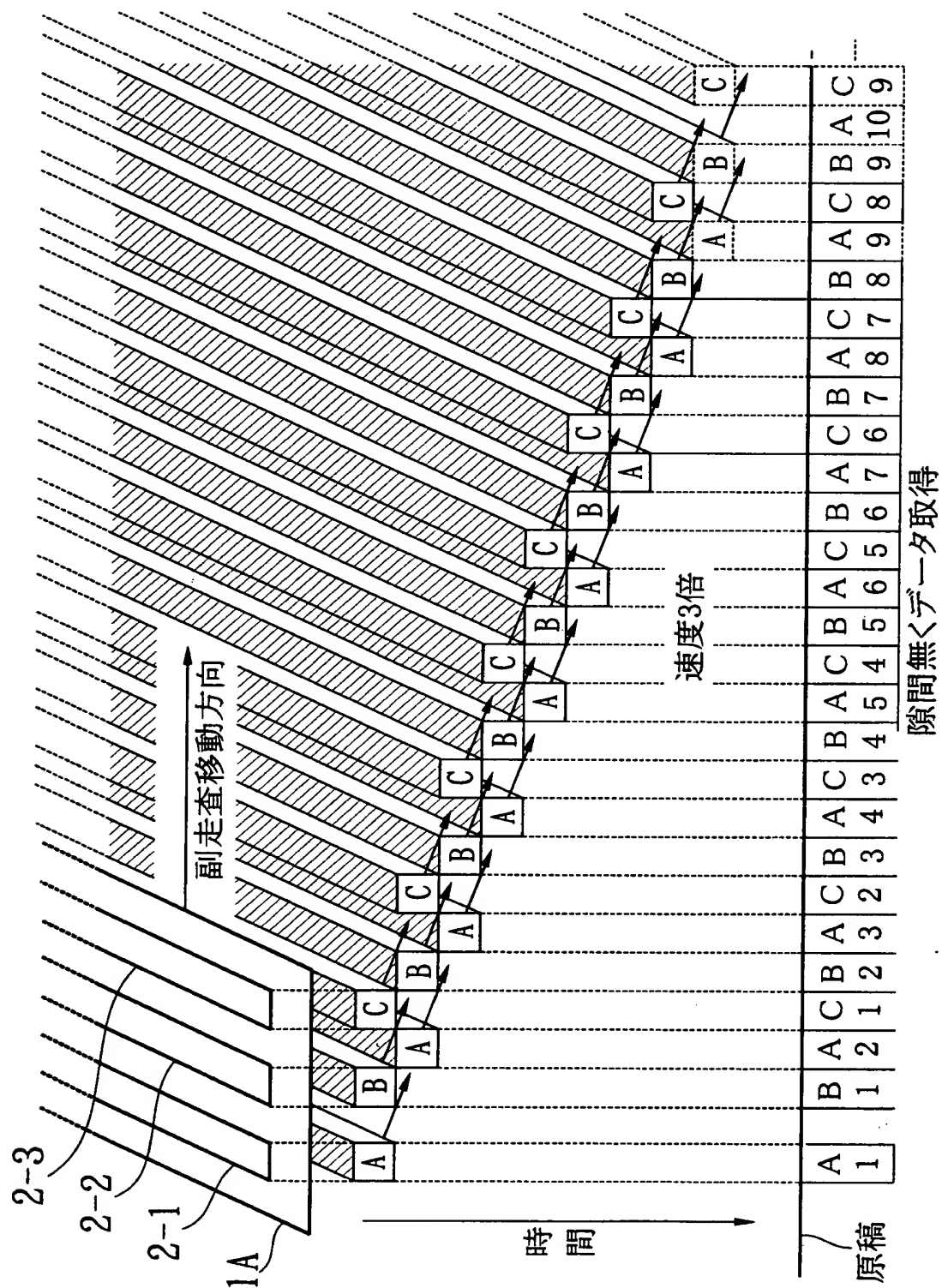
【図 8】



【图 9】



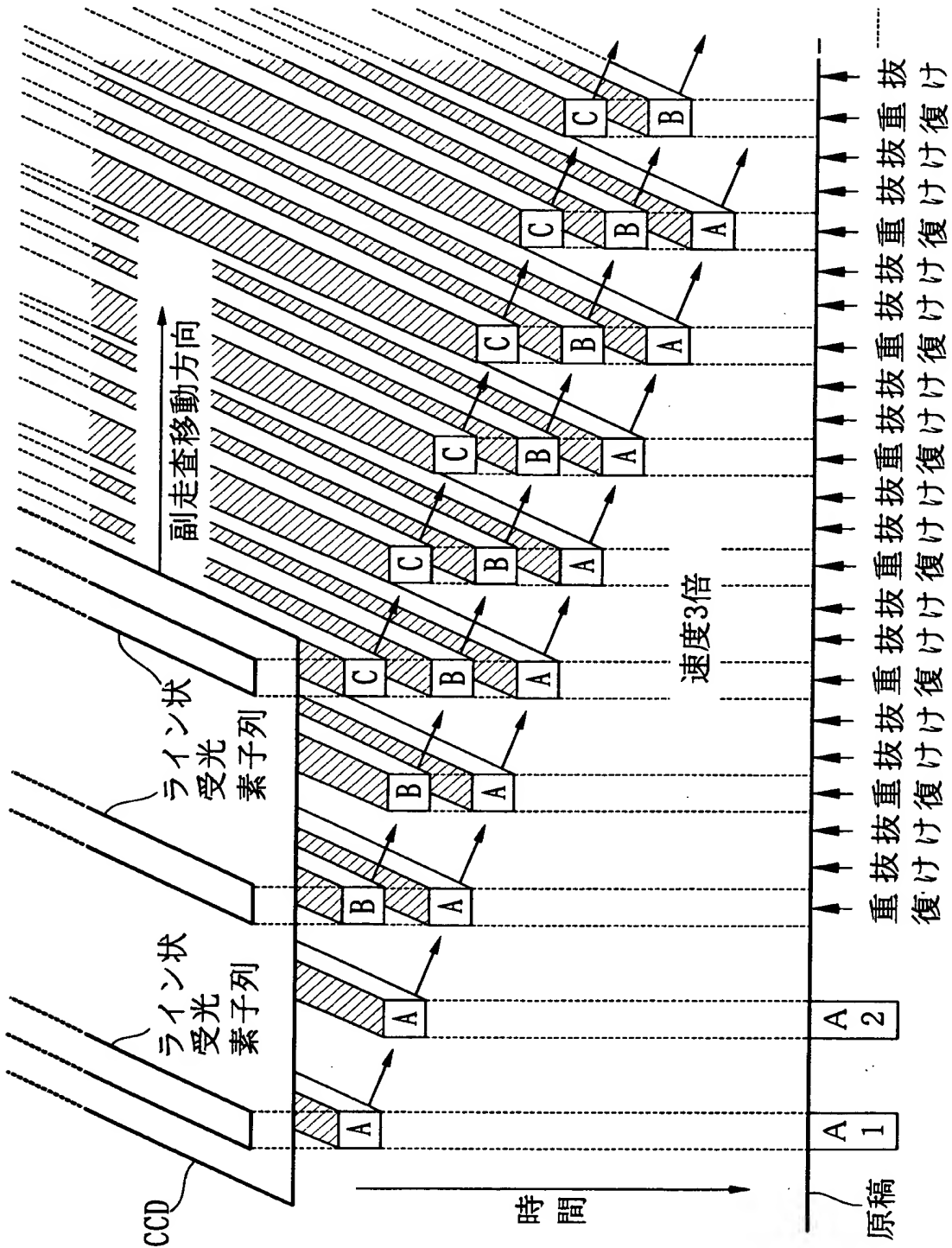
【図 10】



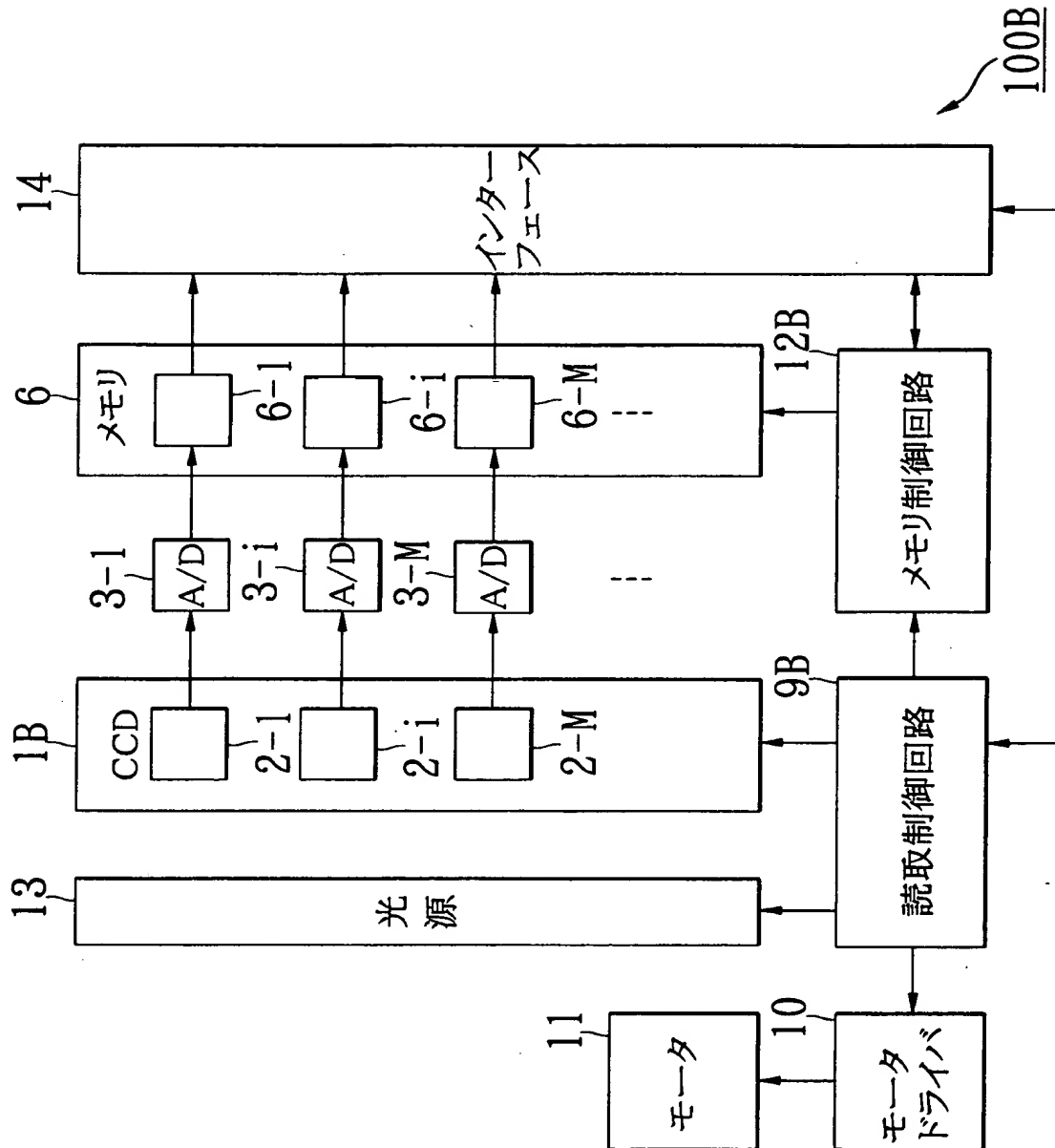
【図 11】

		ライン間隔 N															
		1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
ライン状受光素子列の本数 M	2	○	×	○	×	○	×	○	×	○	×	○	×	○	×	○	×
	3	○	○	×	○	○	×	○	○	×	○	○	×	○	○	×	○
	4	○	×	○	×	○	×	○	×	○	×	○	×	○	×	○	×
	5	○	○	○	○	×	○	○	○	○	×	○	○	○	○	×	○
	6	○	×	×	×	○	×	○	×	×	×	○	×	○	×	×	×
	7	○	○	○	○	○	○	×	○	○	○	○	○	○	×	○	○
	8	○	×	○	×	○	×	○	×	○	×	○	×	○	×	○	×
	9	○	○	×	○	○	×	○	○	×	○	○	×	○	○	×	○
	10	○	×	○	×	×	×	○	×	○	×	○	×	○	×	×	×

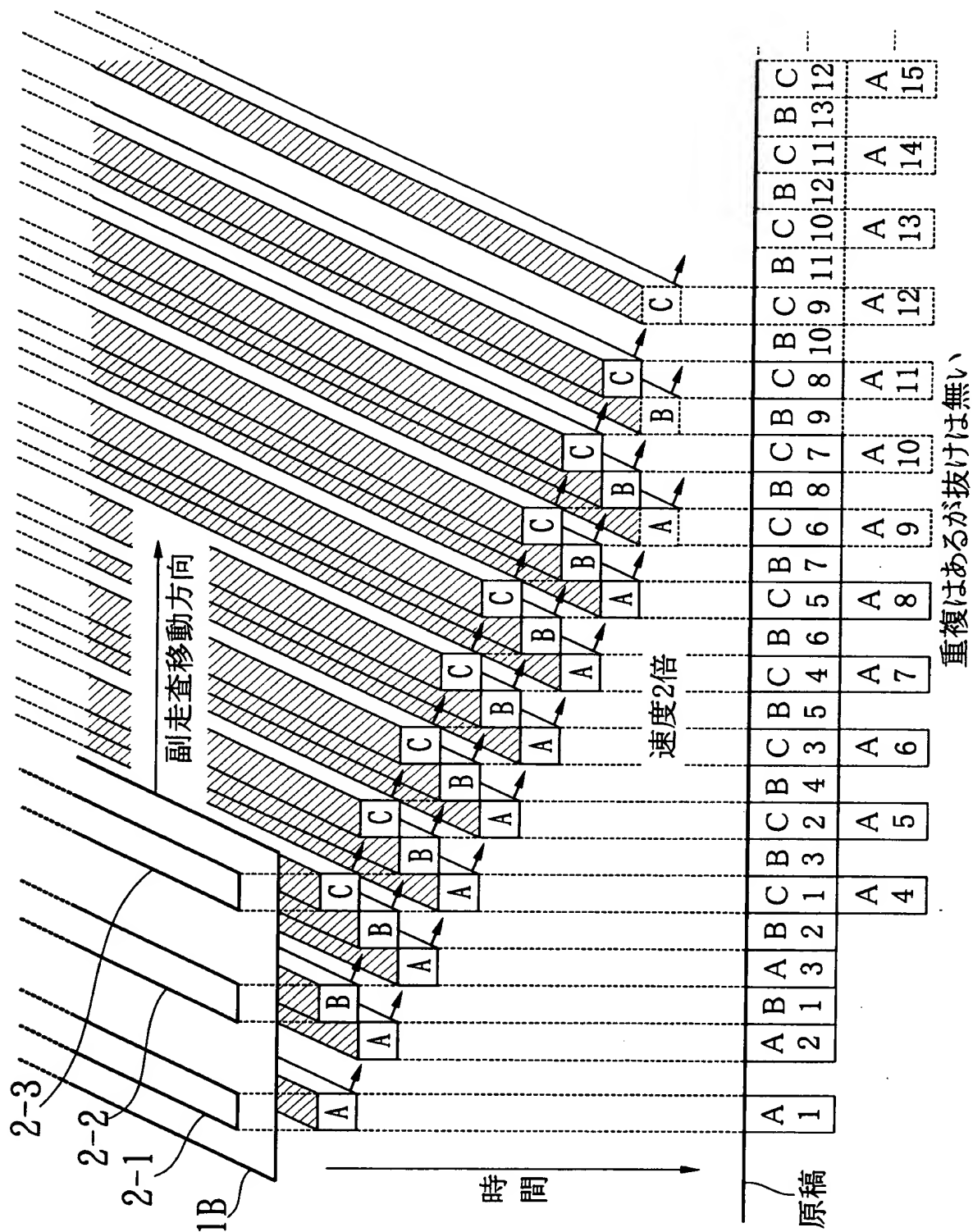
【図12】



【図13】



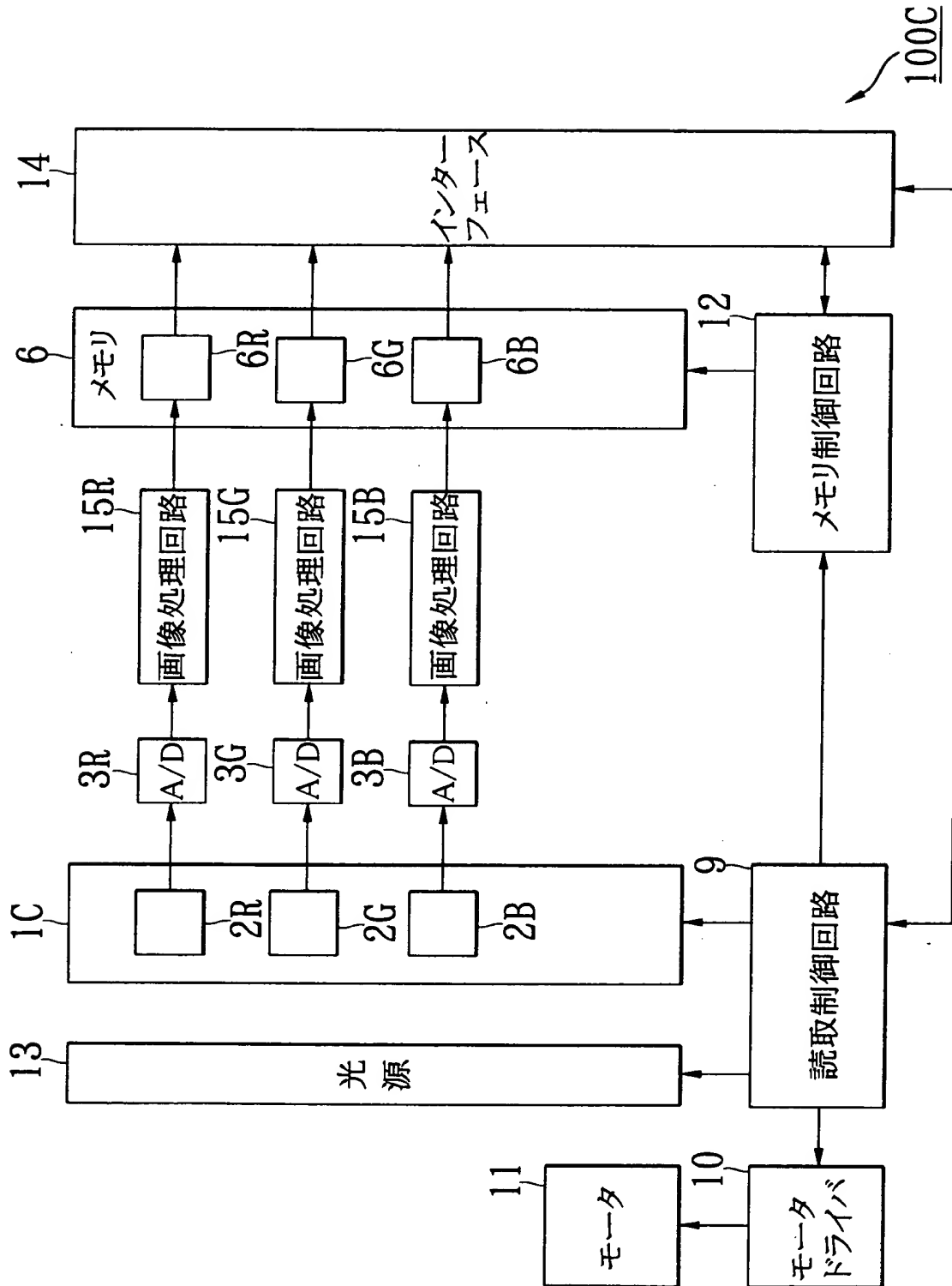
【图 14】



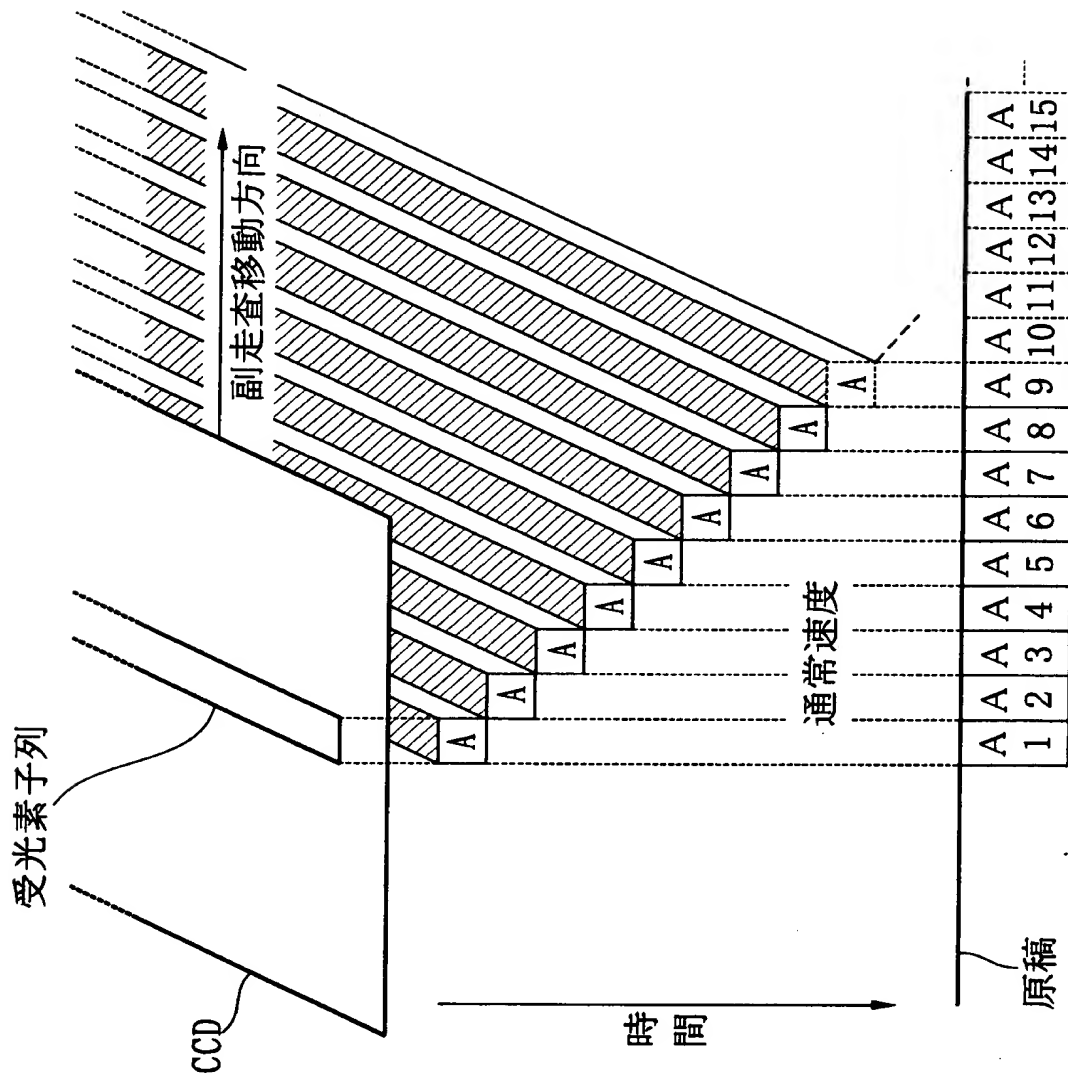
【図 15】

		ライン間隔 N															
		1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
ライン状受光素子列の本数 M	2	○	×	○	×	○	×	○	×	○	×	○	×	○	×	○	×
	3	○	○	△	○	○	×	○	○	△	○	○	×	○	○	△	○
	4	○	△	○	△	○	×	○	△	○	△	○	×	○	△	○	△
	5	○	○	○	○	△	○	○	○	○	△	○	○	○	○	△	○
	6	○	△	×	△	○	△	○	△	△	△	○	△	○	△	△	△
	7	○	○	○	○	○	○	△	○	○	○	○	○	○	△	○	○
	8	○	△	○	△	○	△	○	△	○	△	○	△	○	△	○	△
	9	○	○	△	○	○	△	○	○	△	○	○	△	○	○	△	○
	10	○	△	○	△	△	△	○	△	○	△	○	△	○	△	△	△

【図16】



【図17】



【書類名】 要約書

【要約】

【課題】 原稿等の読み取り速度等の向上を図る。

【解決手段】 CCD 1 のライン状受光素子列間の間隔が N 本の読み取りラインずつ隔てて形成された M 本のライン状受光素子列 $2-i$ (i は 1、2、…、M のうちの 1 つ) によって原稿上の M 本の読み取りラインは同時に読み取られる。この同時読み取り終了時に、原稿は読み取られた読み取りラインから L 本の読み取りライン先まで移動される。この移動の間に、読み取られた読み取りラインの読み取り画信号は、対応する A/D 変換回路 $3-i$ を経て対応するメモリ領域 $6-i$ に蓄積される。移動された読み取りライン先での同時読み取りとその蓄積を順次行う。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社